

Heracles:

高速信号自动验收流程工具

随着 PCB 工作速率的提高与一些区域紧耦合布线，cross talk 和 impedance 检查变得越来越有必要。传统的基于路的分析不能满足精度要求。需要三维全波电磁场(3D FEM)仿真工具来模拟与频率相关的复杂的 PCB 结构，然而对整板进行有限元电磁场分析并不现实，而且得到的 S 参数不能直观的反映系统的串扰水平。Heracles 集成了一种全新的混合求解器技术，提高了速度和精度，并嵌入了新的串扰评估标准来处理 S 参数从而评估系统的串扰水平。Heracles 允许工程师在几小时内完成对整板信号的串扰分析扫描。这显著地减少了评估的时间，能够让设计更快通过审核。

Heracles 解决方案

Heracles 是第一款用于高速设计的 SI 验收工具，它集成了一种全新的混合全波电磁场求解器，其精度与传统的 3D 求解器相同，但速度提高了一个数量级。混合求解器利用 PCB 的层叠结构特性，采用逐层分解的思想来降低问题的复杂性，实现对全板串扰分析扫描速度的提升。串扰扫描首先从用户配置的信号网络扫描开始。工具会自动抽取 via 区域和 BGA 或 connector 下方扇出区域。包含这些区域的原因是在这些区域高速信号相互之间以及与低速信号电源地孔之间的布线很容易不合理而造成大的串扰。仿真的频段可根据用户选择的 net 的数据速率自动确定，之后软件将合理切割出来的区域用混合求解器进行全波求解。衡量串扰大小的方法有对比 ICN(串扰噪声的积分)和时域的 TDT，只需将从 S 参数计算得到的值与 pass /warning /failure 门限作对比就可知串扰情况。串扰结果可以通过图表或者曲线的形式来展现，工具也将结果和实际的 layout 之间做了链接交互，用不同颜色来告知用户对应的问题位置。对于其余的高速网络，该流程自动重复就可实现全板串扰扫描。通过使用该工具自动 SI 验收流程，用户能够在几小时内实现完整的全板串扰扫描，从而显著缩短布局后检查时间，将时间留给布局优化并确保全板覆盖

亮点

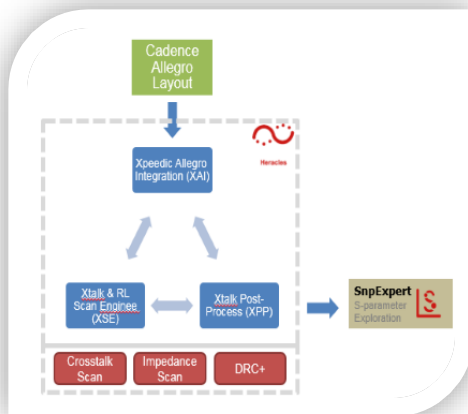
- Heracles 为高速信号提供了自动 SI 验收流程，可以进行串扰快速扫描，阻抗扫描并提供 Allegro 之外的 DRC 检查。
- 内嵌 FEM3D, Hybrid, Pure Via 等多种求解器来确保仿真结果的准确和仿真速度的提高。
- 引入 ICN(串扰噪声的积分)和时域的 TDT 来衡量串扰大小，只需要将从 S 参数计算得到的值与 pass /warning /failure 门限作对比就可知串扰情况。
- 内嵌高速 IO 合规检查规则，如 Ethernet, PCI Express, DDR, USB, SATA, SAS 等这些对 PCB 设计者带来挑战的信号网络。
- 提供两种选择要分析存在潜在串扰分析区域的方法：通过网络选择和用户自定义。
- Heracles XSE 通过交互界面调用 ViaExpert 来实现可视化，扫描和优化模型，亦可将模型导出到 HFSS。
- 支持以表格或曲线形式直观展示所选网络的串扰情况。它还将结果通过不同颜色映射到 layout 上，快速定位热点区。

特性

Heracles 流程图

串扰分析扫描首先从选择用户在 XAI (Xpeedic Allegro Interface) 中定义的高速信号协议开始。之后所选择网络的 via 区域和 BGA 及 connector 扇出区域会被自动

提取出来, XSE 的 Hybrid 求解器会全波求解切割出来的区域. XPP 为串扰和阻抗扫描提供强大的后处理能力。对于其余的高速网络, 该流程自动重复, 以实现全板串扰扫描。



Heracles 流程图

XSE 有可控的精度和速度

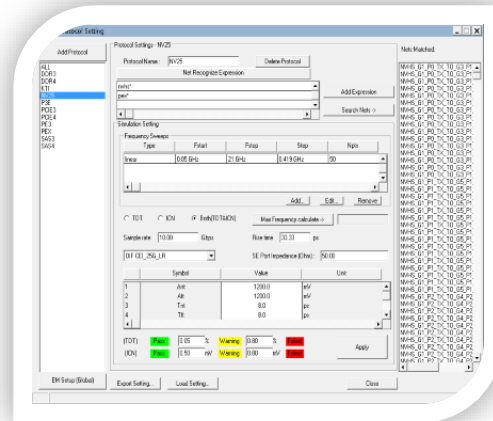
Heracles 内置 3 种 EM 解算器技术, 具有可控的精度和速度, 分别是 FEM3D, Hybrid 和 Pure Via 求解器。通过重复扫描用户定义的高速网络, 可以在几小时内实现快速全板串扰分析, 从而显著缩短布局后检查时间并确保信号完整性验收。



协议定义方便

Heracles 内置多种协议的串扰检查规则, 有 Ethernet, PCI Express, DDR, USB,

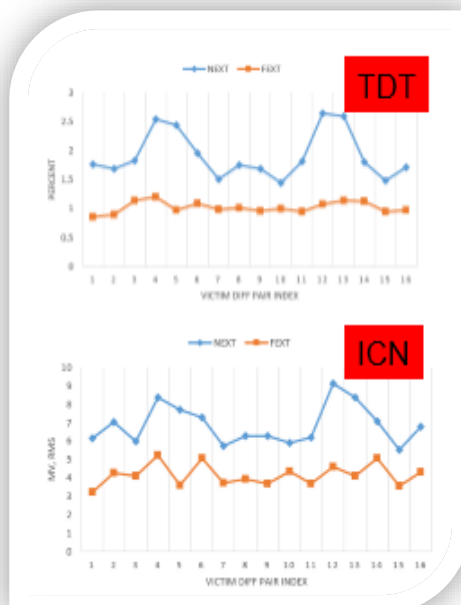
SATA/SAS, 等等。软件仿真频率根据协议的数据速率自动确定, 用户也可自行修改。



Protocols 定义

准确的 crosstalk 评估

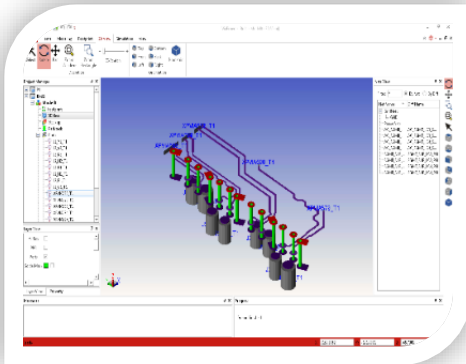
衡量串扰大小的方法有对比 ICN(串扰噪声的积分)和时域的 TDT, 只需将从 S 参数计算得到的值与 pass /warning /failure 门限作对比就可知串扰情况。



Crosstalk Metrics

直观的 3D 显示

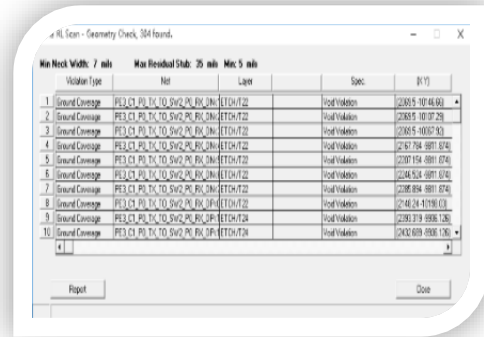
Heracles XSE 通过交互界面调用 ViaExpert 来实现可视化,扫描和优化模型,亦可将模型导出到 HFSS。



3D 视图

DRC+ Beyond Allegro

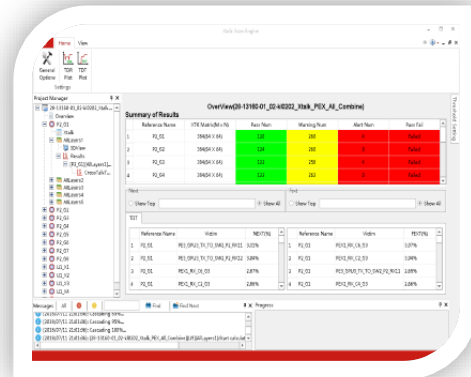
Heracles 支持多种几何规则检查,如 padstack 检查, backdrill 检查, GND 完整性检查, trace necking 检查。



DRC+

强大的后处理能力

支持以表格或曲线形式直观展示所选网络的串扰情况。将结果通过不同颜色的方式映射到 layout 上,快速定位热点区。XSE 可以直接查看串扰和阻抗信息,另外还可以调用 SnpExpert 来显示更多的信息,如 ICN, ILD, COM 等等



Crosstalk 总结报告

US Office

19925 Stevens Creek Blvd #10C
Cupertino, CA 95014
Tel: (408) 389-2845
sales_us@xpeedic.com

China, Shanghai Office

No.2290, Zuchongzhi Road
Room1101, Shanghai, 201203
Tel: 86 21 61636234
sales@xpeedic.com

China, Suzhou Office

No.2358, Changan Road, Bldg 1, Floor
5, Wujiang, Suzhou, 215200
Tel: 86 512 63989910
sales@xpeedic.com