Introducing RISC-V and How it enables AIOT Innovation

陈卫荣

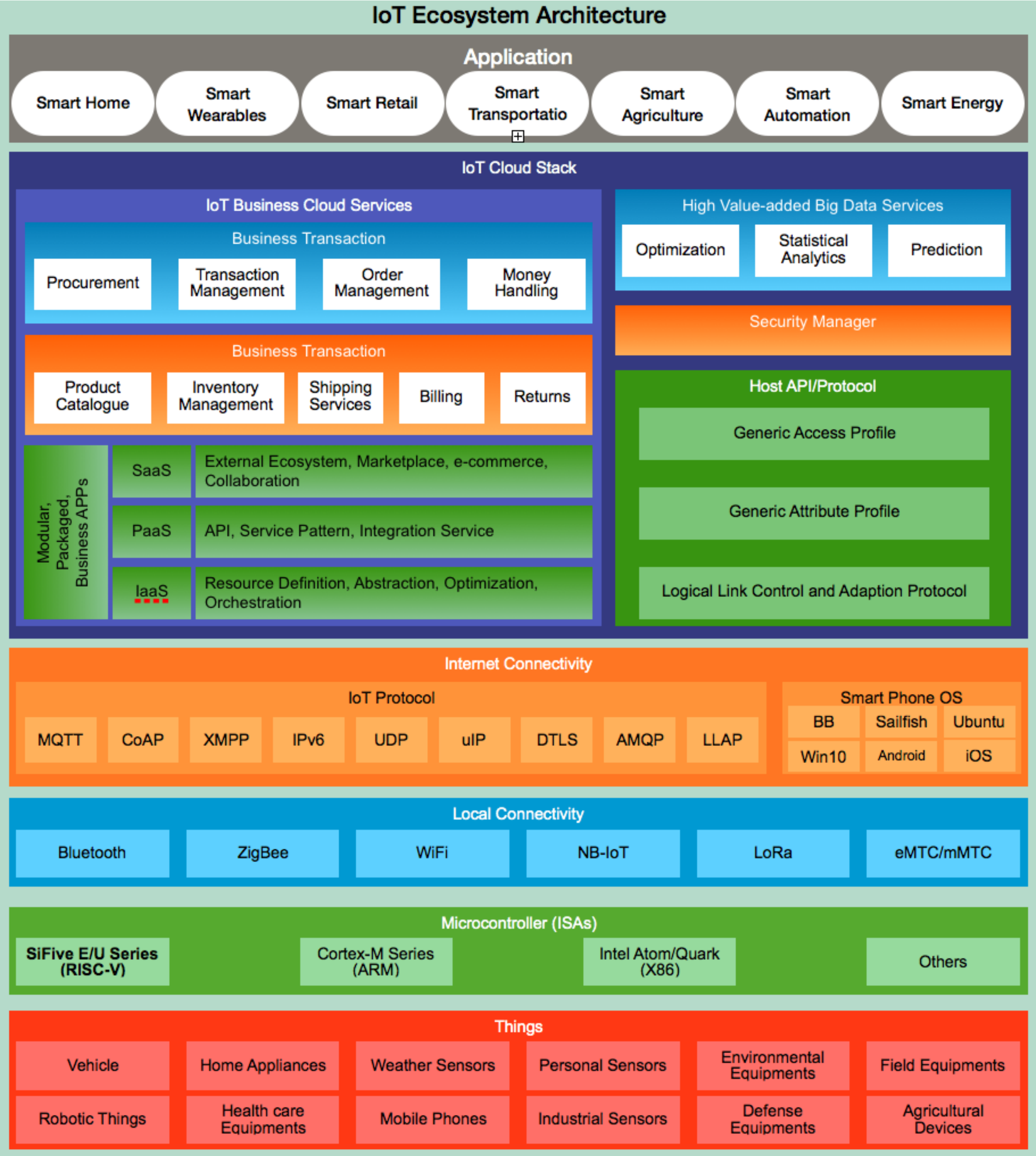
仅代表个人观点
6/11/2019

21世纪初期的网络化演进对社会带来的三次冲击

第一次冲击出现在2000年	第二次冲击出现在2010年	第三次冲击出现在2020年
互联网使得社会进入10亿个“场所”与“场所”互联的时代	手机的普及使50亿“人”与“人”能够随时随地得与网络相连	500亿“物”与“物”能够与网络相连

- 21世纪20年代，将进一步发展为包括物与人在内的世间万物的连接，即所谓的IoT
- 互联网市场的格局将再次产生巨变，只有掌握数据并对其进行确切分析的企业才能成为市场的赢家

IoT的生态架构



IoT Ecosystem Architecture

Application

Smart Home
Smart Wearables
Smart Retail
Smart Transportatio
Smart Agriculture
Smart Automation
Smart Energy

IoT Cloud Stack

IoT Business Cloud Services

Business Transaction
Procurement
Transaction Management
Order Management
Money Handling

Business Transaction
Product Catalogue
Inventory Management
Shipping Services
Billing
Returns

Modular, Packaged, Business APPs
SaaS — External Ecosystem, Marketplace, e-commerce, Collaboration
PaaS — API, Service Pattern, Integration Service
IaaS — Resource Definition, Abstraction, Optimization, Orchestration

High Value-added Big Data Services
Optimization
Statistical Analytics
Prediction

Security Manager

Host API/Protocol
Generic Access Profile
Generic Attribute Profile
Logical Link Control and Adaption Protocol

Internet Connectivity

IoT Protocol
MQTT
CoAP
XMPP
IPv6
UDP
uIP
DTLS
AMQP
LLAP

Smart Phone OS
BB
Sailfish
Ubuntu
Win10
Android
iOS

Local Connectivity

Bluetooth
ZigBee
WiFi
NB-IoT
LoRa
eMTC/mMTC

Microcontroller (ISAs)

SiFive E/U Series (RISC-V)
Cortex-M Series (ARM)
Intel Atom/Quark (X86)
Others

Things

Vehicle
Home Appliances
Weather Sensors
Personal Sensors
Environmental Equipments
Field Equipments
Robotic Things
Health care Equipments
Mobile Phones
Industrial Sensors
Defense Equipments
Agricultural Devices

- 构成IoT整个生态系统分为设备、微处理器、网络（局域网和广域网）、云平台、App应用等很多层面。
- 相关企业也涵盖设备厂商、芯片供应商、电信运营商、机器供应商、系统集成商以及微软、亚马逊、谷歌、苹果、IBM、阿里巴巴、腾讯、百度等平台巨头。
- 所有企业都在各自擅长的领域充分发挥优势，力争成为市场赢家。然而企业的定位不同，其思路也明显有所区别。芯片供应商和制造商最关注的是IoT设备的销售情况。通信运营商瞄准的是使用手机线路的IoT解决方案得到普及。谷歌和苹果等平台企业的目的是获取大数据。

这一切与你、我有什么关系呢？

物联网在为我们的“买”“买”“买”提升体验

500亿	2018年中国发送的快递包裹数
100亿	十三五以来，每年增加100亿个快递包裹
19%	快递支撑网络年零售额已近6.9万亿，占社会零售商品总额超过19%
70%	大数据、云计算、物联网、机器人等现代信息技术和装备将节省70%人力

以我的一次网购经历来拆解物联网技术的应用

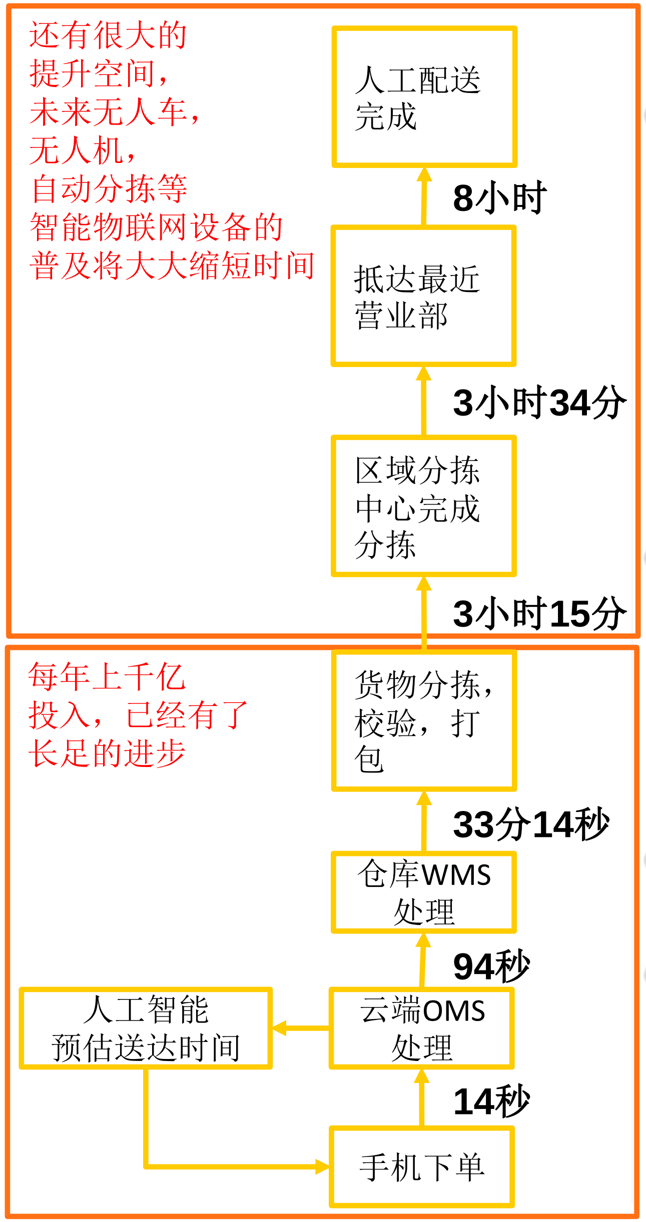
核心软硬件技术

关键流程

流程及耗时

WMS

OMS



还有很大的提升空间，未来无人车，无人机，自动分拣等智能物联网设备的普及将大大缩短时间

每年上千亿投入，已经有了长足的进步

手机下单

14秒

云端OMS处理

人工智能预估送达时间

94秒

仓库WMS处理

33分14秒

货物分拣，校验，打包

3小时15分

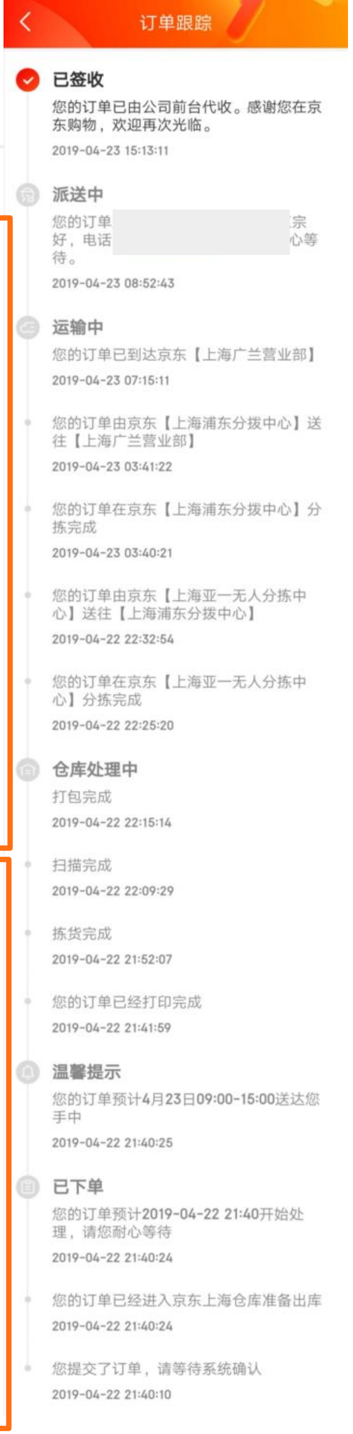
区域分拣中心完成分拣

3小时34分

抵达最近营业部

8小时

人工配送完成



已签收

您的订单已由公司前台代收。感谢您在京东购物，欢迎再次光临。

2019-04-23 15:13:11

派送中

您的订单[redacted]宗好，电话[redacted]心等待。

2019-04-23 08:52:43

运输中

您的订单已到达京东【上海广兰营业部】

2019-04-23 07:15:11

您的订单由京东【上海浦东分拨中心】送往【上海广兰营业部】

2019-04-23 03:41:22

您的订单在京东【上海浦东分拨中心】分拣完成

2019-04-23 03:40:21

您的订单由京东【上海亚一无人分拣中心】送往【上海浦东分拨中心】

2019-04-22 22:32:54

您的订单在京东【上海亚一无人分拣中心】分拣完成

2019-04-22 22:25:20

仓库处理中

打包完成

2019-04-22 22:15:14

扫描完成

2019-04-22 22:09:29

拣货完成

2019-04-22 21:52:07

您的订单已经打印完成

2019-04-22 21:41:59

温馨提示

您的订单预计4月23日09:00-15:00送达您手中

2019-04-22 21:40:25

已下单

您的订单预计2019-04-22 21:40开始处理，请您耐心等待

2019-04-22 21:40:24

您的订单已经进入京东上海仓库准备出库

2019-04-22 21:40:24

您提交了订单，请等待系统确认

2019-04-22 21:40:10

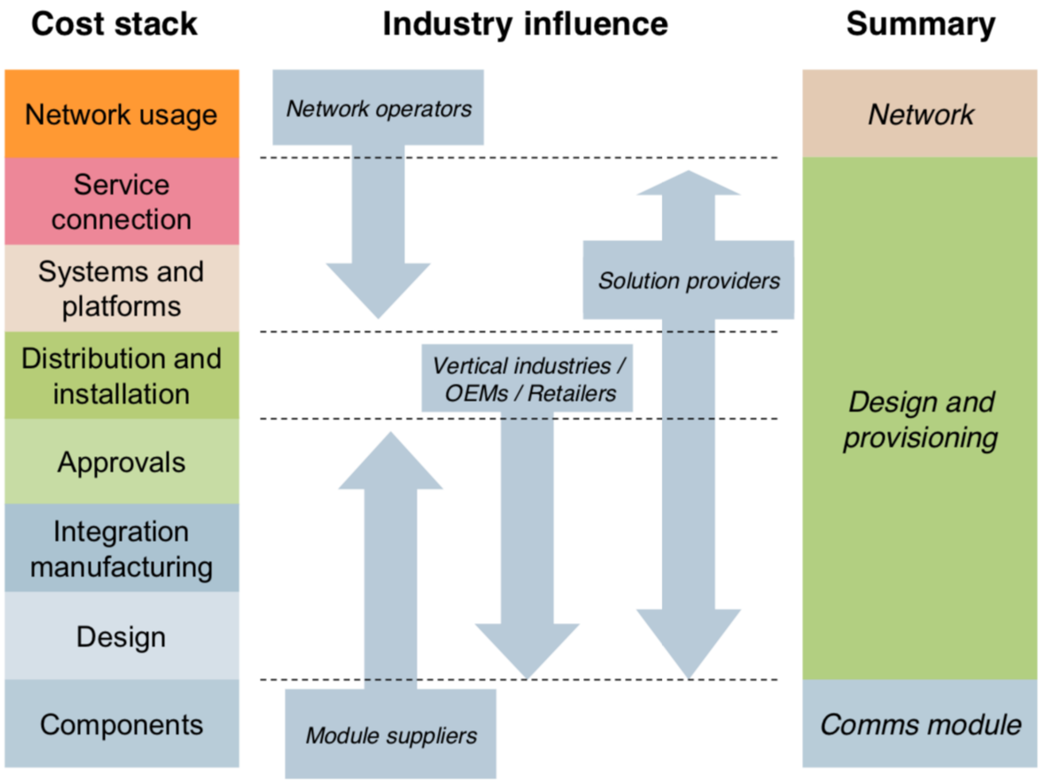
https://v.youku.com/v_show/id_XMzA3ODg2Mzk1Mg==.html

以上这一切与芯片有什么关系呢?

- 我们在移动互联网 + AIoT时代的机会
  - 最大的市场需求
  - 最强的创新驱动力
  - 最大的数据流量
- 互联网平台巨头和系统公司的醒悟
  - 他们中的大部分已开始从“贸工技”转型为“技工贸”了
  - 对于基础硬核技术大手笔的投入
  - 纷纷开始投资芯片的研发和制造
- 需求链的紧密联动
  - 大量应用需求的演进推动了软件和算法的进步
  - 当前市场的硬件无法满足最新的软件和算法要求
  - 新的硬件需求就将考虑新的芯片方案

如何找到一个好的芯片方向

- **操着“卖白粉”的心，赚着“卖白菜”的钱。 怎么破?**



Cost stack

- Network usage
- Service connection
- Systems and platforms
- Distribution and installation
- Approvals
- Integration manufacturing
- Design
- Components

Industry influence

Network operators

Solution providers

Vertical industries / OEMs / Retailers

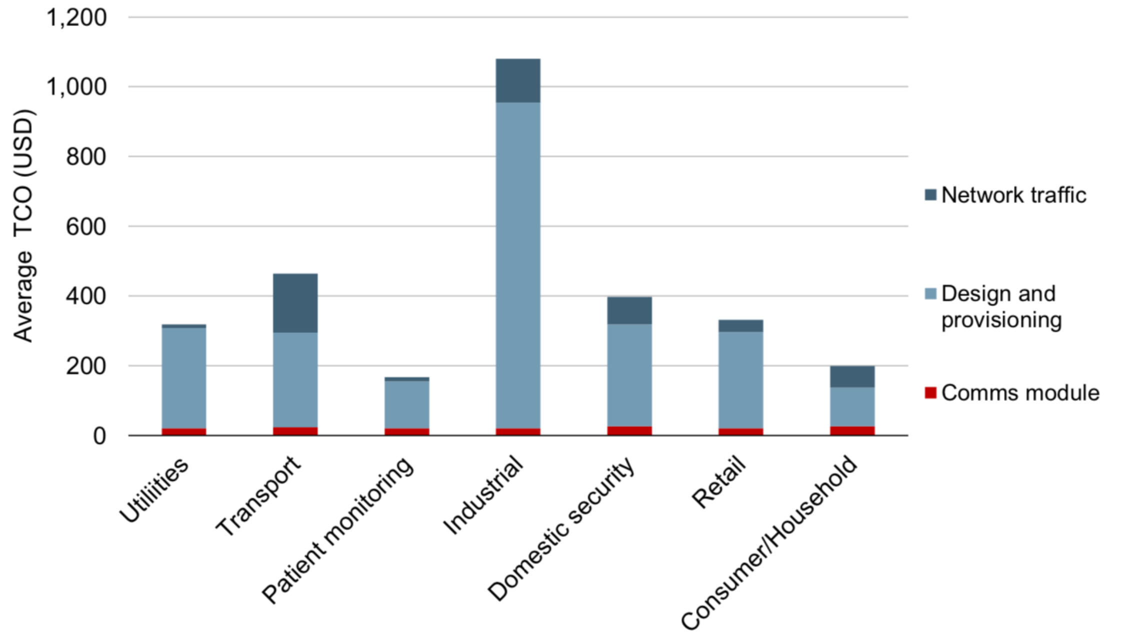
Module suppliers

Summary

Network

Design and provisioning

Comms module



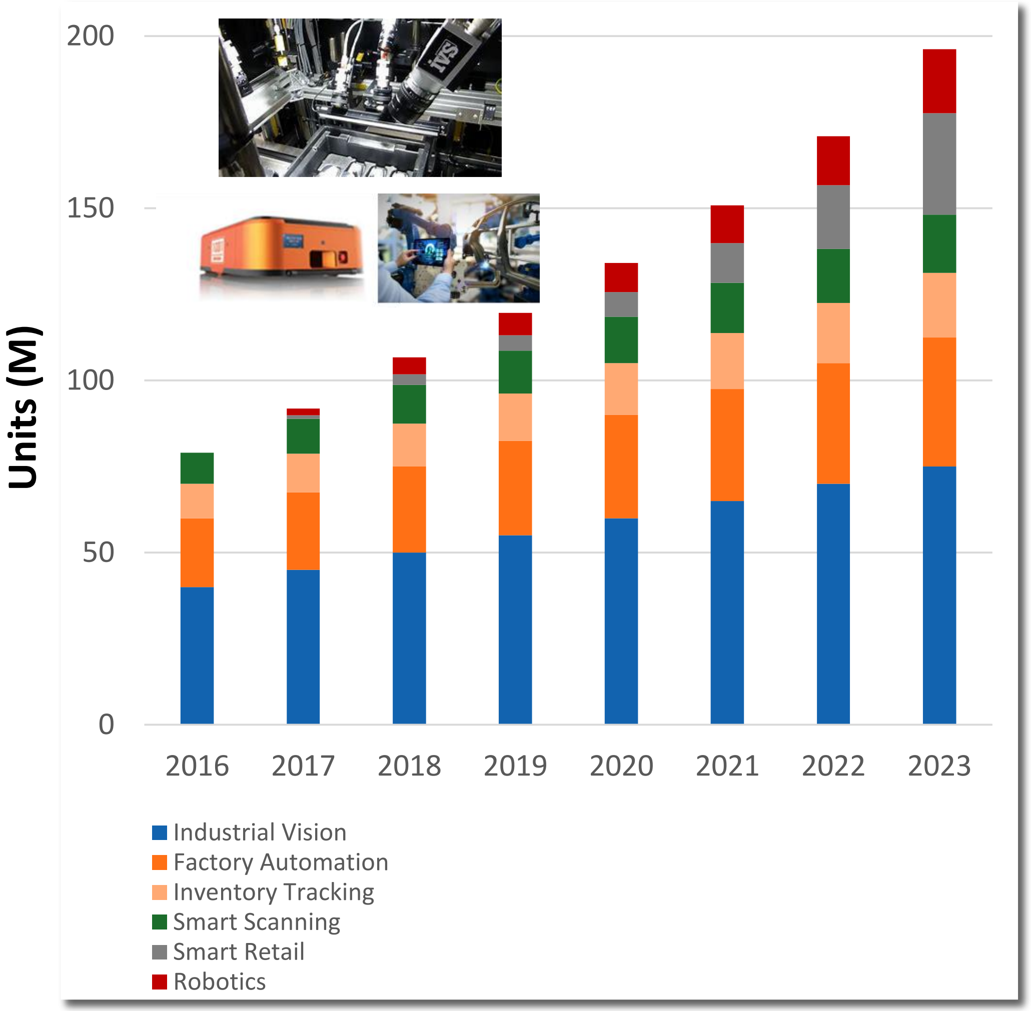
20	23	21	20	25	20	26	Comms module (USD)
6%	**5%**	**12%**	**2%**	**6%**	**6%**	**13%**	**as a % of TCO**

- **芯片在整个工业价值链的影响力和在TCO（Total Cost of Ownership）中占比非常有限和低**
  - 你可以选择做一款适应很多应用的通用性强的物联网芯片，要面对的强劲的对手，销量大但毛利空间会受限
  - 你可以在某一应用领域中和比你上游2层以上的合作伙伴合作，以换取更大的利润空间
  - 你可以选择对产品性能、可靠度等要求更高的领域，例如工业，交通，安全等，换取更大的利润空间
  - 智能化是一个大趋势，因为结合了业务场景能够获得更高的利润

Source: Analysys Mason

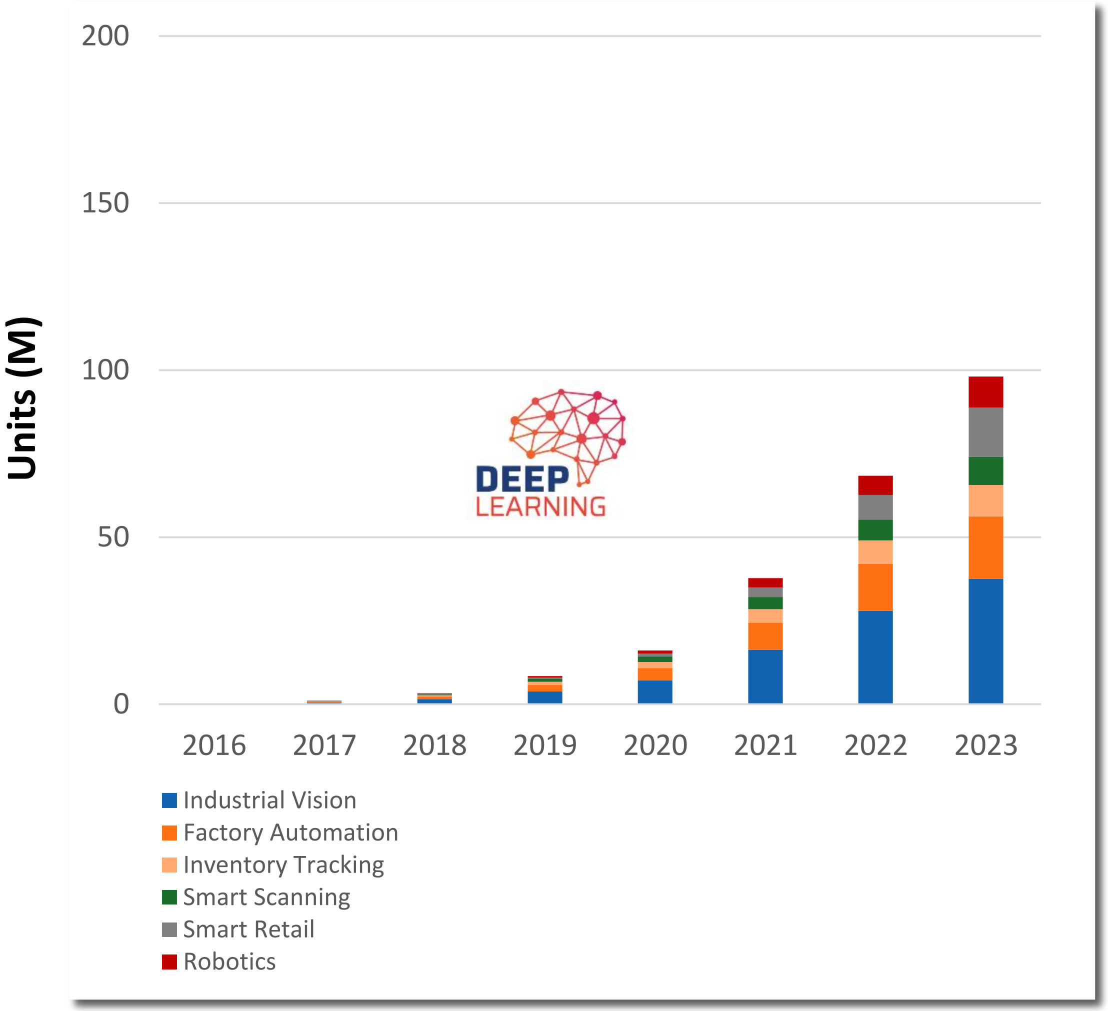
智慧工厂、工业市场机会及其对深度学习的需求

Total Available Market (Units)



SAM Units

Deep Learning Enabled Units



Source: Linley Group, IHS Markets, IDC

业界为什么选择RISC-V?

免费及开放的指令集架构

在市场上有诸多开源及商用的CPU的实现可供用户选择

可扩展及可定制性强

可用于从微控制器到超级计算机的各种级别处理器核

不断成长的软件生态系统

世界上有非常多的开源及商用的工具及操作系统可供客户选择

RISC-V不是一家公司，也不是一种CPU的实现，它是一种在授权之下可以免费使用的指令集

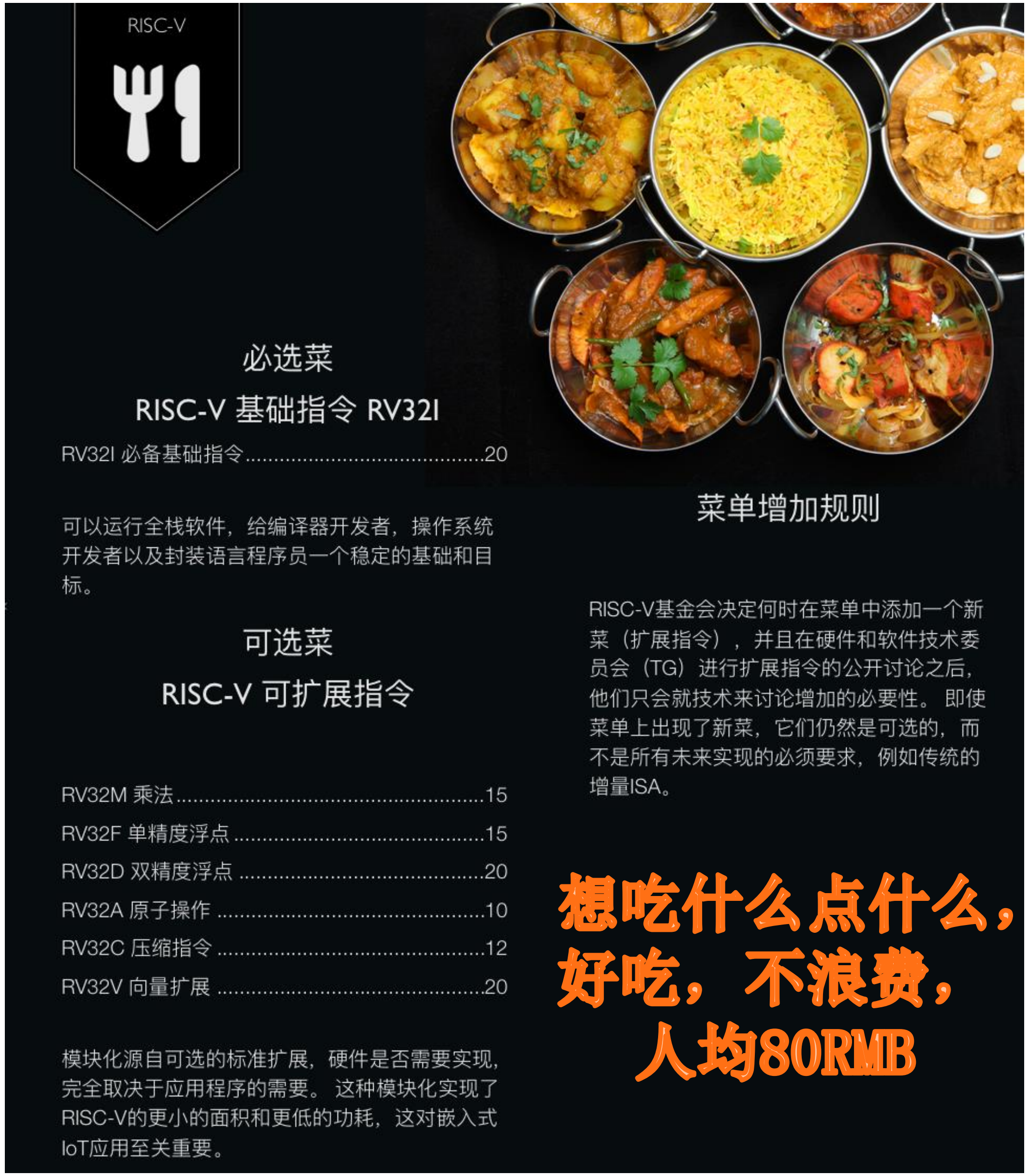
RISC-V 将助力技术创新

传统CPU增量ISA和21世纪RISC-V ISA

传统CPU ISA

大而全的自助餐，人均300RMB

RISC-V ISA



必选菜

RISC-V 基础指令 RV32I

RV32I 必备基础指令 20

可以运行全栈软件，给编译器开发者，操作系统开发者以及封装语言程序员一个稳定的基础和目标。

可选菜

RISC-V 可扩展指令

RV32M 乘法 15
RV32F 单精度浮点 15
RV32D 双精度浮点 20
RV32A 原子操作 10
RV32C 压缩指令 12
RV32V 向量扩展 20

模块化源自可选的标准扩展，硬件是否需要实现，完全取决于应用程序的需要。 这种模块化实现了RISC-V的更小的面积和更低的功耗，这对嵌入式IoT应用至关重要。

菜单增加规则

RISC-V基金会决定何时在菜单中添加一个新菜（扩展指令），并且在硬件和软件技术委员会（TG）进行扩展指令的公开讨论之后，他们只会就技术来讨论增加的必要性。 即使菜单上出现了新菜，它们仍然是可选的，而不是所有未来实现的必须要求，例如传统的增量ISA。

想吃什么点什么，
好吃，不浪费，
人均80RMB

RISC-V Foundation: 100+ Members

SIEMENS cadence SAMSUNG Google IBM QUALCOMM SK hynix Mentor A Siemens Business SEAGATE

Mellanox TECHNOLOGIES NVIDIA Microsemi a MICROCHIP company BAE SYSTEMS Western Digital HITACHI Inspire the Next MARVELL NXP oculus INTRINSIX

GRAY RESEARCH BERKELEY LAB GLOBALFOUNDRIES Micron Rambus Cryptography Research HUAWEI SiFive inside secure Berkeley Architecture Research

codasip SH CONSULTING ultraSoC imperas TESLA ESPRESSIF LATTICE SEMICONDUCTOR CEVA 优矽科技 UC TECH IP cortus

Esperanto Technologies GREENWAVES TECHNOLOGIES LAUTERBACH DEVELOPMENT TOOLS SEGGER BITMAIN ANDES TECHNOLOGY BERKELEY LAB TRINAMIC MOTION CONTROL lowRISC ALLWINNER REM सी डैक CDAC

aselsan MEDIATEK Hortonworks ISTUARY INNOVATION GROUP GOWIN ASHLING Symbiotic EDA antmicro EMBEDDED SYSTEMS VectorBlox embedded supercomputing

EMDALO TECHNOLOGIES dxcorr UBILITE expresslogic ICT MOSIS Technolution XtremeEDA DOVER MICROSYSTEMS imt. making ideas work SECURERF Syntacore Custom cores and tools

IAR SYSTEMS C-SKY 中天微 INTRINSIC ID Roa Logic SoundAI |galois| QuickLogic Blockstream 谨嵘电子科技 WWW.GLORYSPACE.CN

VeriSilicon IDT csem DRAPER OpenSingularity TechanaLye ORION 猎户星空 MINRES TECHNOLOGIES Minima

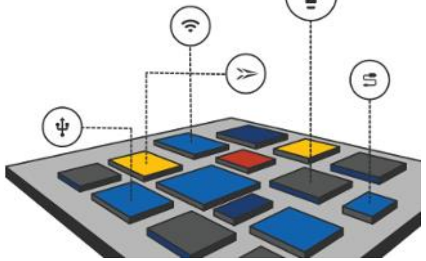
bluespec PRINCETON UNIVERSITY SANECHIPS 中兴微电子 EMBECOSM ETH zürich DOLPHIN INTEGRATION runtime.io MIT CSAIL NUS National University of Singapore

CMC MICROSYSTEMS Rumble Development

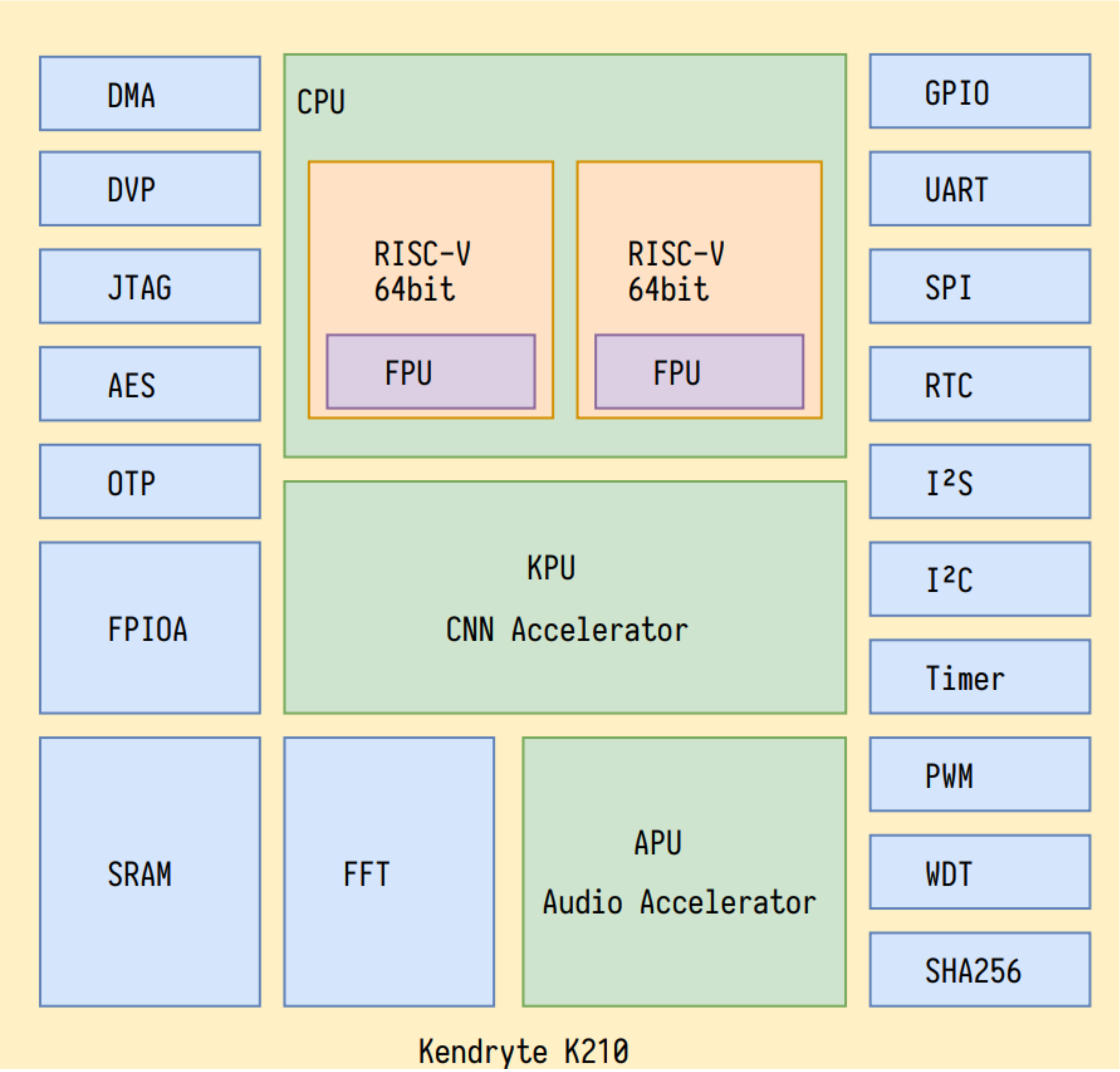
飞速成长的RISC-V生态系统

- **SiFive Freedom SDK**
  - GCC + BinUtils
- **SiFive Freedom Studio**
  - Freedom SDK, Eclipse CDT, GNU MCU Eclipse, pre-built GCC, and OpenOCD
  - Built on Open Source technology
- **SEGGER**
  - SEGGER JLINK for Debug and Production Flash Programming
  - Embedded Studio for RISC-V – IDE, toolchain, debugger
- **Lauterbach**
  - Lauterbach TRACE32 for silicon bring up and debug
- **UltraSoC**
  - IP and tooling supporting SiFive instruction trace
- **IAR**
  - IAR Embedded Workbench with SiFive support in development
- **Embedded Operating Systems**
  - RT-Thread
  - Express Logic – Thread X
  - ZephyrOS
  - Micrium - µCOS
  - RIOT
- **Rich Operating Systems**
  - Debian Linux
  - Fedora Linux
  - SylixOS

FreedomStudio



RISC-V + Hardware Acceleration -- Kendryte K210


DMA
DVP
JTAG
AES
OTP
FPIOA
SRAM
CPU
RISC-V
64bit
FPU
RISC-V
64bit
FPU
KPU
CNN Accelerator
FFT
APU
Audio Accelerator
GPIO
UART
SPI
RTC
I²S
I²C
Timer
PWM
WDT
SHA256
Kendryte K210

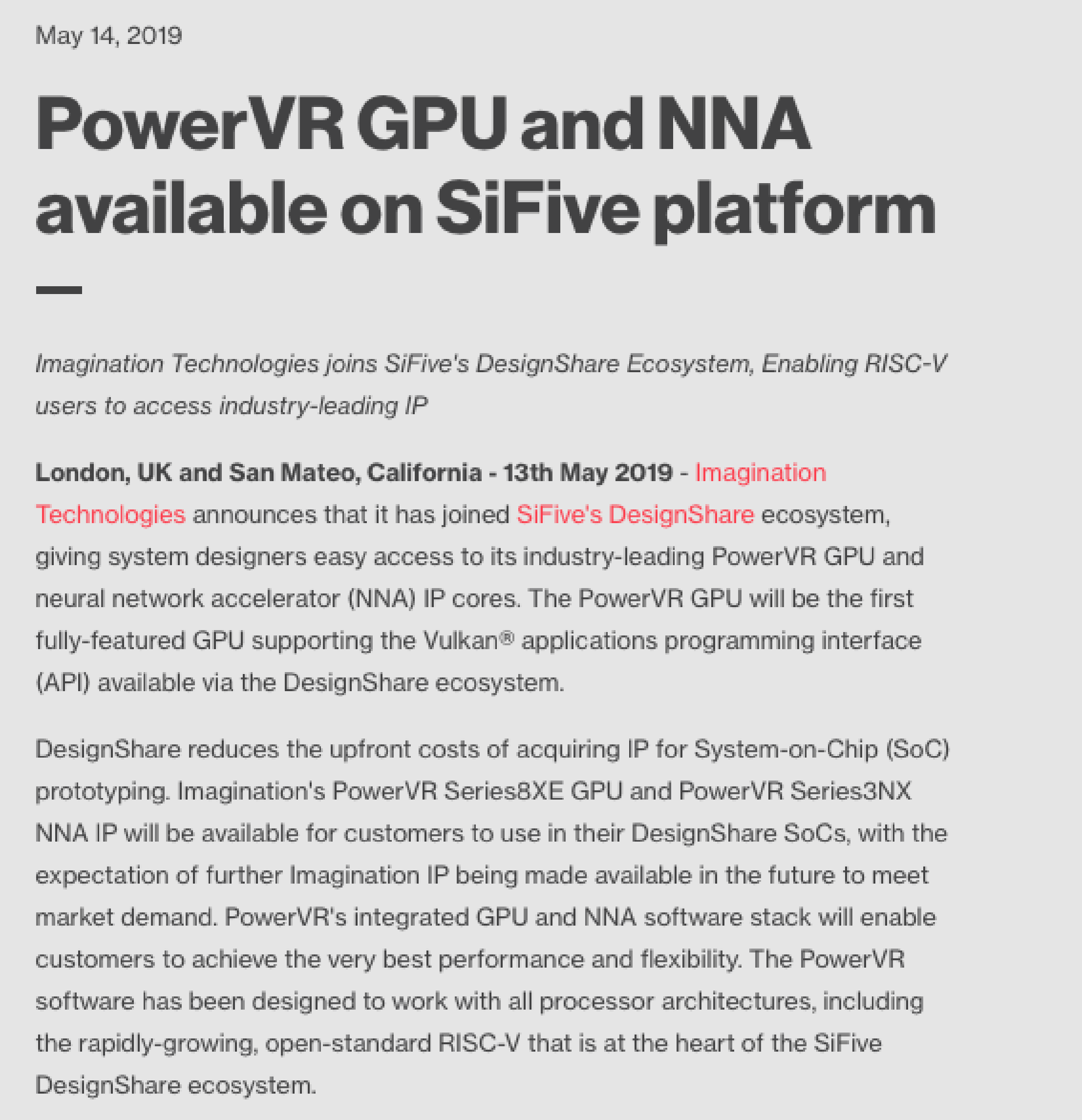
Kendryte K210	
Process	28nm
RISC-V Core	Dual-Core 64bit@400MHz, w/FPU
KPU	KPU 1.0, 64KLU@400MHz
视频性能	QVGA@60fps/VGA@30fps, Unlimited ROI, 支持 Tiny YOLO V2, MobileNet V1
音频新能	支持8路麦克风阵列，无需外加DSP
FFT硬件加速	64/128/256/512点FFT
加密	AES，SHA256
AI框架	TensorFLow，Keras， Darknet
开发环境	SDK/HDK

感谢Canaan提供以上信息

嵌入式系统开发者拥抱AI

- 当下所面临的挑战是，用户对复杂系统行为的需求一直在增加，这对开发人员编写可靠代码来满足需求形成考验。
- 为相机系统编写代码使其可以靠检测视野中的所有人脸，这项任务难度有多高？
- 最近AI技术在嵌入式系统中的应用越来越多，这要求开发人员去获得新的技能并拓展新的思维方式，需要学习：
  - 卷积神经网络
  - 机器学习方法
  - AI训练方法
  - 如何将系统行为划分为AI和算法域等课题
  - 当系统的关键操作特性是派生的到且未定义的，且其中间操作是隐蔽的，以至于不能用传统的软件去分析系统时，他们还需要知道如何测试、调试和验证系统行为
- AI将引发嵌入式系统设计方式的大规模转变

SiFive与Imagination的合作能为客户提供更好的整体方案



May 14, 2019

PowerVR GPU and NNA available on SiFive platform

—

Imagination Technologies joins SiFive's DesignShare Ecosystem, Enabling RISC-V users to access industry-leading IP

London, UK and San Mateo, California - 13th May 2019 - Imagination Technologies announces that it has joined SiFive's DesignShare ecosystem, giving system designers easy access to its industry-leading PowerVR GPU and neural network accelerator (NNA) IP cores. The PowerVR GPU will be the first fully-featured GPU supporting the Vulkan® applications programming interface (API) available via the DesignShare ecosystem.

DesignShare reduces the upfront costs of acquiring IP for System-on-Chip (SoC) prototyping. Imagination's PowerVR Series8XE GPU and PowerVR Series3NX NNA IP will be available for customers to use in their DesignShare SoCs, with the expectation of further Imagination IP being made available in the future to meet market demand. PowerVR's integrated GPU and NNA software stack will enable customers to achieve the very best performance and flexibility. The PowerVR software has been designed to work with all processor architectures, including the rapidly-growing, open-standard RISC-V that is at the heart of the SiFive DesignShare ecosystem.

- Imagination **PowerVR Series8XE GPU**以及**Series3NX NNA** IP加入SiFive DesignShare Program

- SiFive的联合创始人兼首席架构师Krste Asanovic教授在剑桥公司的RISC-V技术研讨会上表示：**“GPU领域的供应商数量正在减少，我们很高兴Imagination愿意与我们合作。市场上还有其他GPU，但它们与特定供应商绑定，不作为IP提供。因此，如果您想构建一个基于RISC-V的SoC，其上需要有GPU，那么到目前为止，选择非常有限。我认为这将为需要GPU的客户打开一个新的局面。”**

SiFive RISC-V CPU Product Map

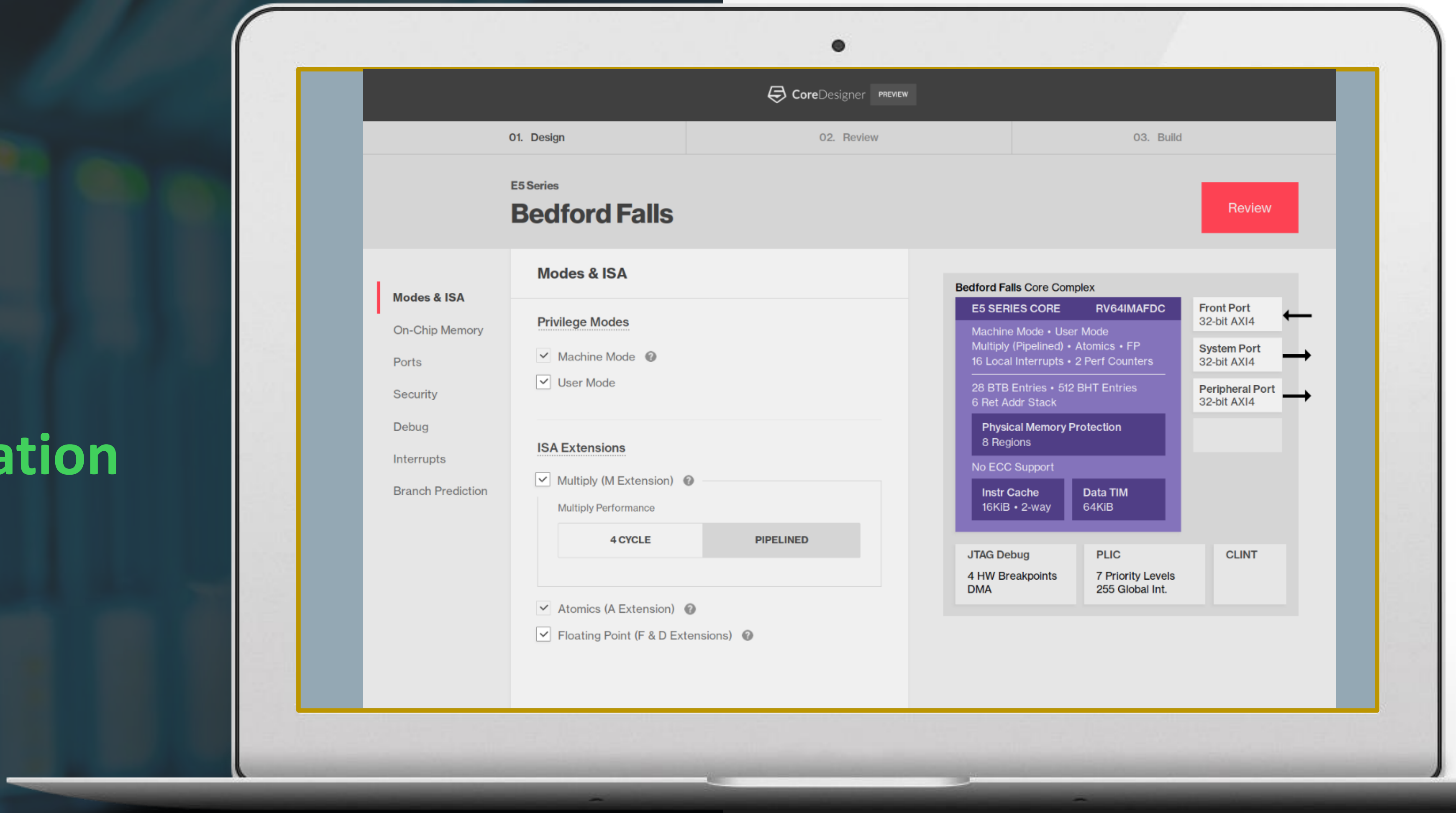
	E Cores	**S** Cores	**U** Cores
	32-bit embedded cores MCU, edge computing, AI, IoT	**64-bit embedded cores** Storage, AR/VR, machine learning	**64-bit application cores** Linux, datacenter, network baseband
7 Series **Highest performance:** 8-stage, dual-issue superscalar pipeline	**E7 Series** › **E76-MC** Compare to Cortex-M7 Quad-core 32-bit embedded processor › **E76** Compare to Cortex-M7 High performance 32-bit embedded core	**S7 Series** › **S76-MC** No 64-bit Cortex equivalent Quad-core 64-bit embedded processor › **S76** No 64-bit Cortex equivalent High-performance 64-bit embedded core	**U7 Series** › **U74-MC** Compare to Cortex-A55 MP4 Multicore: four U74 cores and one S76 core › **U74** Compare to Cortex-A55 High performance LInux-capable processor
3/5 Series **Efficient performance:** 5–6-stage, single-issue pipeline	**E3 Series** › **E34** Compare to Cortex-R5F E31 features + single-precision floating point › **E31** Compare to Cortex-R5 Balanced performance and efficiency	**S5 Series** › **S54** No 64-bit Cortex equivalent S51 features + single-precision floating point › **S51** No 64-bit Cortex equivalent Low-power 64-bit MCU core	**U5 Series** › **U54-MC** Compare to Cortex-A53 Multicore application processor with four U54 cores and one S76 core › **U54** Compare to Cortex-A53 Linux-capable application processor
2 Series **Power & area optimized:** 2–3-stage, single-issue pipeline	**E2 Series** › **E24** Compare to Cortex-M4F E21 + single-precision floating point › **E21** Compare to Cortex-M4 E20 + User Mode, Atomics, Multiply, TIM › **E20** Compare to Cortex-M0+ Our smallest, most efficient core	**S2 Series** › **S21** No 64-bit Cortex equivalent Area-efficient 64-bit MCU core	

COPYR

SiFive

SiFive Core Designer

IP Customization and Push-Button Configuration



CoreDesigner PREVIEW

01. Design | 02. Review | 03. Build

E5 Series

Bedford Falls

Review

- **Modes & ISA**
- On-Chip Memory
- Ports
- Security
- Debug
- Interrupts
- Branch Prediction

Modes & ISA

Privilege Modes

☑ Machine Mode

☑ User Mode

ISA Extensions

☑ Multiply (M Extension)

Multiply Performance

4 CYCLE | **PIPELINED**

☑ Atomics (A Extension)

☑ Floating Point (F & D Extensions)

Bedford Falls Core Complex

E5 SERIES CORE RV64IMAFDC

Machine Mode • User Mode
Multiply (Pipelined) • Atomics • FP
16 Local Interrupts • 2 Perf Counters

28 BTB Entries • 512 BHT Entries
6 Ret Addr Stack

Physical Memory Protection
8 Regions

No ECC Support

Instr Cache
16KiB • 2-way

Data TIM
64KiB

Front Port
32-bit AXI4

System Port
32-bit AXI4

Peripheral Port
32-bit AXI4

JTAG Debug
4 HW Breakpoints
DMA

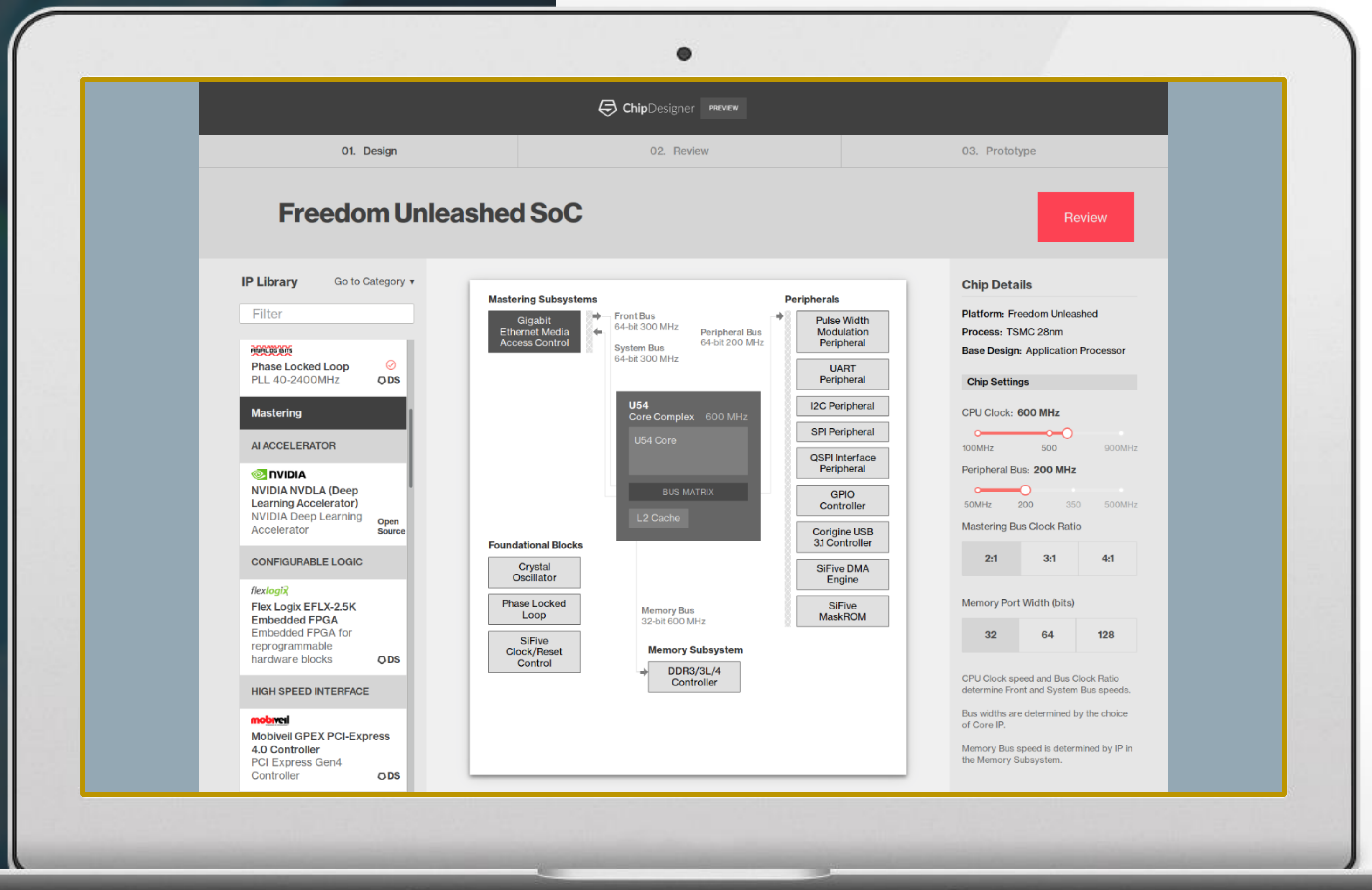
PLIC
7 Priority Levels
255 Global Int.

CLINT

CONFIDENTIAL – COPYRIGHT 2018 SIFIVE. ALL RIGHTS RESERVED.

SiFive Chip Designer

IP Customization and Push-Button SoC Configuration


ChipDesigner PREVIEW
01. Design
02. Review
03. Prototype
Review
IP Library
Go to Category ▾
Filter
Mastering Subsystems
Gigabit Ethernet Media Access Control
Front Bus
64-bit 300 MHz
System Bus
64-bit 300 MHz
Peripheral Bus
64-bit 200 MHz
U54
Core Complex 600 MHz
U54 Core
BUS MATRIX
L2 Cache
Foundational Blocks
Crystal Oscillator
Phase Locked Loop
SiFive Clock/Reset Control
Memory Bus
32-bit 600 MHz
Memory Subsystem
DDR3/3L/4 Controller
Peripherals
Pulse Width Modulation Peripheral
UART Peripheral
I2C Peripheral
SPI Peripheral
QSPI Interface Peripheral
GPIO Controller
Corigine USB 3.1 Controller
SiFive DMA Engine
SiFive MaskROM
Chip Settings
100MHz
500
900MHz
50MHz
200
350
500MHz
2:1
3:1
4:1
32
64
128

Freedom Unleashed SoC

IP Library

ANALOG BITS
Phase Locked Loop
PLL 40-2400MHz
DS

Mastering

AI ACCELERATOR

NVIDIA
NVIDIA NVDLA (Deep Learning Accelerator)
NVIDIA Deep Learning Accelerator
Open Source

CONFIGURABLE LOGIC

flexlogix
Flex Logix EFLX-2.5K Embedded FPGA
Embedded FPGA for reprogrammable hardware blocks
DS

HIGH SPEED INTERFACE

mobiveil
Mobiveil GPEX PCI-Express 4.0 Controller
PCI Express Gen4 Controller
DS

Chip Details

Platform: Freedom Unleashed
Process: TSMC 28nm
Base Design: Application Processor

CPU Clock: **600 MHz**
Peripheral Bus: **200 MHz**
Mastering Bus Clock Ratio: 2:1
Memory Port Width (bits): 32

CPU Clock speed and Bus Clock Ratio determine Front and System Bus speeds.

Bus widths are determined by the choice of Core IP.

Memory Bus speed is determined by IP in the Memory Subsystem.

CONFIDENTIAL – COPYRIGHT 2018 SIFIVE. ALL RIGHTS RESERVED.

是时候为你的应用量身定制你的硬件

为低功耗应用量身打造的架构

不用在完全依赖芯片制造工艺的演进

客户按需配置你的CPU和系统

传统的设计方法学无法快速提供

让客户专注于真正重要的应用

利用和复用任何可以复用的设计

更多信息请访问微信或官网

上海赛昉科技 官方微信

陈卫荣 个人微信

https://www.sifive.com/

SiFive

End