

## CareFusion与ADI之间的探讨： 优化EEG放大器的性能并降低 功耗

作者: Bill Kolasa, CareFusion; Harry Holt和Matt Duff, ADI

### 简介

在过去的20年间, CareFusion Nicolet在EEG诊断系统领域的开发上一直扮演着先驱者的角色。脑电图(EEG)监测可用于神经系统分析, 以进行睡眠研究、脑功能区定位(Brain Mapping)和ICU病患大脑活动的监测等。随着脑部研究和EEG诊断的持续突破, 人们期望EEG监测装置也能够传统临床环境以外的新环境中运作, 而这些新的环境同时也引发新的设计挑战, 本文将探讨其中的一些挑战。

**Harry Holt (ADI公司运算放大器应用工程师) :**

最近, Bill、Matt和我就EEG前端设计的第一级——仪表放大器的各种利害权衡进行了一些讨论。我们觉得将讨论内容与其它设计工程师分享可能会是有益的。

**Matt Duff (ADI公司仪表放大器应用工程师) :**

对, Bill查看了我们的数量仪表放大器, 但最终结果是

自行搭建仪表放大器。这在注重性能的应用中是很少见的, 因此, 我们想阐明这一考虑过程。Bill, 你能大致说明一下你的设计目标吗?

**Bill Kolasa (CareFusion首席电气工程师) :**

我们目前有一款基于仪表放大器的设计, 它表现出色, 但我们希望优化某些性能特征, 同时降低其功耗。

如同许多EEG和ECG设备设计者所知, 电极中的半电池电位差异可能会引起较大的直流失调, 测量系统必须能够容忍此失调。我们的现有系统在设计上可以处理高达 $\pm 900$  mV的失调。为了应付在现场的不同电极类型以及环境条件, 我们希望将容差提高到 $\pm 1300$  mV。

与此同时, 我们正在考虑电池供电设计的可能性, 因此需要大幅降低所有器件的功耗, 其中也包括仪表放大器。目前的功耗是每通道28 mW, 我们希望设法将其降低到10 mW或更低。为了降低功耗, 我们允许噪声提高。

**Matt:** 在我们的ECG和EEG客户中, 这种权衡取舍非常常见。对于ECG和EEG前端设计, 噪声、失调处理能力与功耗之间存在固有的取舍关系。

大部分的仪表放大器具有因为减法器级的噪声而导致的噪声成分。在高增益应用中, 其影响不大, 因为此噪声会在输出端保持恒定, 而与增益无关。因此, 当折合到输入端时, 噪声相当小。

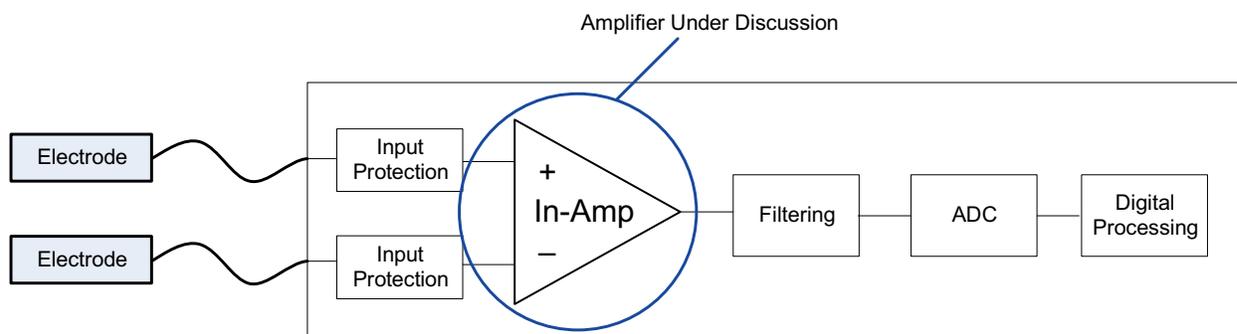


图1. EEG信号链

不幸的是，在EEG和ECG应用中，增益会被来自于电极的较大失调所限制。如果你希望使用大增益以获得良好的噪声性能，那么必须采用大电源才能处理较大的失调。

**Bill:** 这就是我们在采用AD8221仪表放大器的先前设计当中采取的措施。输出噪声为75 nV/ $\sqrt{\text{Hz}}$ ，输入噪声为8 nV/ $\sqrt{\text{Hz}}$ 。为了降低大量输出噪声在折合到输入端时所造成的影响，我们将AD8221设定至14.8的增益（噪声计算详情参见等式1和2）。该增益也会将共模抑制提高23 dB，因为共模增益为1（参见等式3）。但是，为了以此增益来处理900 mV电极失调，我们必须使用 $\pm 15.5$  V直流电源（参见等式4）。我们的EEG放大器由64个这种通道组成，对于电池供电应用来说，功耗太大。

我一直在等待ADI公司推出低输出噪声的仪表放大器。什么时候能实现呢？

**Matt:** 仪表放大器的输出噪声主要由6个电阻决定（图2中的R1至R6），我们可以降低这些电阻的值，但这样会有几个缺点：1) 仪表放大器现在必须使用更多电流驱动这些电阻。为了在这种较高驱动条件下保持良好的线性度，我们必须构建更强的放大器，它会消耗更多电流。这样您将面临双重不利的处境：一方面必须提供额外的电流流经这些小值电阻，另一方面必须提供更多电流以实现更强的放大器。

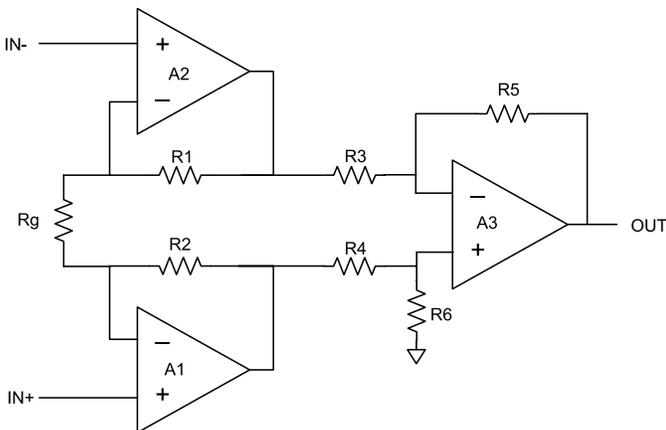


图2. 标准仪表放大器配置

**Bill:** 对于我的功耗问题，这似乎不是好消息。

**Matt:** Rg增益设置电阻会变得更小，这在噪声方面是件好事，但在较大差分过压条件下，这还不够好。它

会使放大器输入端处理高增益下的大差分电压的性能变差。可以通过增加电路来应对，但这种电路会增加输入噪声。

**Bill:** 这对我们可能不是一个问题，因为电极输入上已经存在保护电路。

**Matt:** 随着减法器电路中的电阻变小，基准电压引脚的输入阻抗也会变小。这意味着，如果你希望用一个缓冲器驱动此引脚（这是此类应用中十分常见的情况），那么在目标频率范围内，驱动放大器必须具有非常低的输出阻抗。否则，系统的CMRR相对于频率的性能会下降。相对于频率的较低输出阻抗需要较高功率的驱动放大器。

**Bill:** 是的，在我们的新设计中，我们要驱动那个引脚，因此这会是一个问题。我们花了些时间寻找缓冲器，它能提供与该引脚仅仅接地时相似的CMRR性能。

回到最初的问题，我们使用AD8221，采用 $\pm 15.5$  V电源供电，电源电流为0.9 mA。我们希望通过降低仪表放大器耗用的电流和电源轨来降低功耗。于是，我们开始寻找功耗更低但仍然能满足其它性能要求的器件。

我们查看的一款仪表放大器是AD8235/AD8236，它的功耗非常低，尺寸很小，但噪声太高，最大供电轨为5 V，无法满足我们的直流失调要求。

**Matt:** 这些是基于CMOS的仪表放大器，功耗40  $\mu\text{A}$ ，非常受功耗重于性能的ECG监控应用的欢迎，但不太适合CareFusion开发的诊断级EEG。

**Bill:** 我们考虑的另一款器件是AD627，它的功耗也非常小，并且支持宽电源轨。过去我们测试过它的噪声，知道相对于功耗而言，它具有良好的性能。然而，它采用的是SOIC封装，在今天来说，尺寸较大，不利于缩小电路板的尺寸。

**Matt:** 是的，也许我们得做点什么……

**Bill:** 你们还有许多300  $\mu\text{A}$ 到500  $\mu\text{A}$ 电源电流及宽电源范围的器件，例如AD8226和AD8227。但是，所有这些器件都具有至少20 nA的输入偏置电流，超过了本设计的低于5nA的额定要求。

**Matt:** 对于AD8226和AD8227等器件, 我们希望能够测量低至负电源轨的电压。我们使用一个较为简单的输入级来执行测量, 不得不牺牲一些输入偏置电流来达到目标。对于AD8221, 我们同时利用输入偏置电流补偿和Superbeta晶体管来将偏置电流降至数百pA典型值, 这让我们的许多客户感到满意, 但不利的一面是, 我们放弃了输入端的一些裕量。

**Bill:** 决定你的偏置电流要求的因素是什么? EEG电极的源阻抗是不是10 kΩ左右? 对于AD8226, 最大输入偏置电流为27 nA, 因此电压为270 μV, 与来自电极的大失调相比, 这简直微不足道。你能告诉我们决定偏置电流要求的因素是什么吗?

**Bill:** 5 nA要求来自于我们的一些放大器, 这些放大器必须应付高得多的电极阻抗。然而, 该放大器具有低至DC的EEG显示带宽要求。我们关心的是如何将电极阻抗变化引起的基线漂移效应降至最低。

发现ADI公司以及其他厂商没有任何一款仪表放大器满足我们的要求之后, 我们决定自行构建。我们知道, 为了获得100 dB以上的CMRR, 减法器级中的电阻必须匹配。过去我们试验过匹配电阻网络, 但发现这种网络非常昂贵。同时, 我们似乎从来没有获得期望的CMRR性能, 可能是因为电路板的寄生电容影响。我们发现差动放大器AD8278具有我们需要的性能和功耗。

**Harry:** 四电阻差动放大器乍看起来更复杂。对于理想的运算放大器, CMRR受电阻匹配度限制(图2中的R3-R6)。差动放大器的近似计算公式(参见参考文献1)如下:

$$CMRR \cong \frac{A_d + 1}{4t}$$

其中,  $A_d$ 为差动放大器的增益,  $t$ 为电阻的容差。因此, 对于1倍增益和1%电阻,  $CMRR = 50$  V/V或大约34 dB; 对于0.1%电阻,  $CMRR = 500$  V/V或大约54 dB。

**Bill:** 我在你们的设计手册中看到过类似的阐述(参见参考文献2)。

**Harry:** 上述公式适用于低频情况。当频率较高时, CMRR可能会进一步下降。例如, 如果因为PC板布局或内部芯片布局的影响, 两个运算放大器输入的输入电容差为400 fF到500 fF, 电阻为10 kΩ, 那么10 kHz时的交流CMRR会下降6 dB到7 dB。如果系统中有一个20 kHz(或更高)开关调节器, 这可能很重要。

即使具有理想的电阻和平衡电容, CMRR最终也会受运算放大器的限制。

差动放大器的性能主要分为两类。第一, 典型的高端电流检测应用需要在电流范围的高端具有3%到5%的精度。一个具有合理失调和1%电阻的低成本运算放大器可以达成此需求。请记住, 有一些低成本运算放大器可能具有低于50 dB的CMRR, 这一点常常被忽略掉。第二, 更精密的应用, 通常作为分立仪表放大器的第二级, 处于0.1%到1%范围, 具有超过70 dB到80 dB的CMRR。这可以利用一个良好的运算放大器、四个具有低温度系数(TC)的匹配电阻(最好是比例匹配TC), 以及谨慎的PCB电路板布局来实现。考虑到总成本与电路板空间, 单芯片差动放大器看起来极具吸引力。我能明白Bill为什么选择AD8278; 我们为他做了艰苦的努力。

**Bill:** ADI公司提供了一系列增益为1/2、1或2的差动放大器。比较AD8271和AD8278之后, 我们选择了AD8278, 因为它的功耗更低。我们将其增益配置为1/2, 这使得我们能够提高输入缓冲器的增益, 降低电源轨(最终确定为±7.5V DC), 并且满足噪声和直流失调容差要求。我们相信, 将尽可能多的增益移动到输入缓冲器可以使噪声最低。(关于新设计的噪声、CMRR和失调容差, 请参见等式5至11)

**Matt:** AD8278的增益可以配置为1/2或2。我们通常认为, 将放大器置于最高增益级可以获得最佳的噪声性能。然而, 由于AD8278是该设计的第二级, 因此将放大器置于较低增益级实际上有助于提高设计的噪声性能。这样, Bill可以在第一级中应用更多增益。低噪声设计的一个重要法则是让第一级具有尽可能多的增益, 本设计当然也不例外。

将更多增益放在第一级也有助于提高仪表放大器的CMRR性能。我们可以根据先前关于电阻容差与CMRR关系的讨论进行计算, 将差动放大器的增益从1/2变为2时, CMRR将提高6 dB, 这与AD8278数据手册也是一致的。然而, 如果相反, 我们在第一级另外提供4倍的增益, 那么差分增益将提高4倍, 但共模增益保持不变。换言之, 通过第一级放大, 我们可以获得12 dB的额外CMRR, 而将增益应用于差动放大器时, 只能获得6 dB的提高。注意, 这一技巧仅适用于第一级中的运算放大器具有良好CMRR的情况, 因此, 使用高质量运算放大器相当重要。

相对于我们的集成仪表放大器，使用 $G = 1/2$ 的差动放大器级是Bill优化分立设计的方法之一。通常，对于我们的集成仪表放大器，我们必须将差动放大器的增益设置为 $G = 1$ 或更高，因为较低的差动放大器增益会限制仪表放大器处理宽共模电压摆幅的能力。

**Bill:** 经过大量搜索后，我们选择AD8622作为输入缓冲运算放大器。该运放具有我们需要的全部特性：小封装尺寸、低功耗、低输入偏置电流、低0.1-10 Hz噪声和宽电源轨。还有一个我们认为重要的特性是单位增益稳定性。虽然我们的缓冲器以10倍增益工作，但在仪表放大器配置中，共模信号看到的增益是1，因此可能会引发稳定性问题（参见参考文献3）。

**Harry:** 对于前端运算放大器，存在数十种甚至数百种选择，因此，获得确切的失调电压、偏置电流、电源电流等有助于优化设计。当我们设计一个仪表放大器时，必须就一些因素进行大致的权衡，为了获得最后10%的性能，这种努力是值得的。AD8622是我们精密放大器产品线中的新成员，提供真正出色的特性组合，包括电压噪声、低 $1/f$ 转折频率、电源电流、增益频宽、失调电压、失调电压漂移等。

我想赞扬Bill划分系统的方式。有时候，我们看到一个四通道放大器的三部分被用于构建仪表放大器，这是很容易掉入的陷阱。依据 $V_{os}$ 、 $TCV_{os}$ 、增益、带宽、CMRR等来看，第一级的需求与差动放大器级是完全不同的。此外，为了获得最后10%的性能，第一级使用双通道放大器，第二级使用单通道放大器非常有意义。为了在运算放大器中获得低电压噪声，需要消耗第二级当中并不需要的大量电流。假如第二级驱动一个重负载，那么就需要比第一级运算放大器更多的驱动。四通道放大器的另一个缺点是：输出运算放大器的热量可能会反馈到第一级运算放大器。详细讨论参见参考文献4和5。

**Bill:** 我们的第一选择本来是使用集成仪表放大器，藉以节省电路板空间。然而，使用精密差动放大器后，确实使我们可以对仪表放大器进行微调，而不需要昂贵且

占用电路板空间的电阻网络。我们得以显著降低功耗，同时仍然保持重要的性能特性，像是噪声、CMRR以及直流输入容差等。

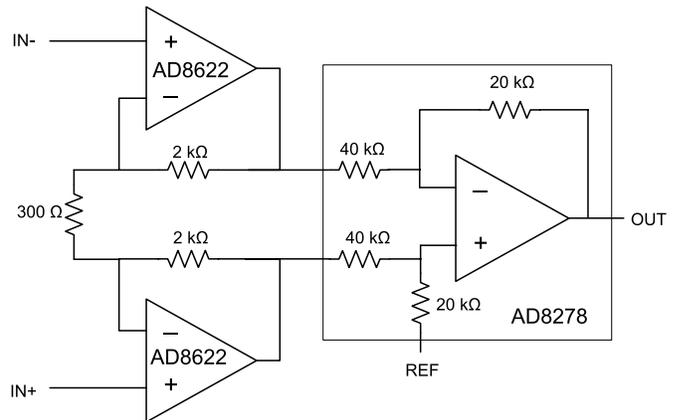


图3. CareFusion仪表放大器简图

**Harry:** 谢谢，Bill。Matt和我非常高兴与您合作开发一款先进的设计。

### 作者简介

Bill Kolasa任职于CareFusion的NeuroCare部门，已为公司工作7年，从事医疗仪器的设计。他获得密歇根科技大学电气工程学士学位 (BSEE)。Bill的同事Bill Lutz和Dan Lombardi也为本文做出了贡献。

Harry Holt是ADI公司（美国加利福尼亚州圣何塞）精密放大器部门的应用工程师，已在ADI任职四年。之前他曾在美国国家半导体公司工作了27年，从事各种产品的现场和工厂应用，包括数据转换器、运算放大器、基准源、音频编解码器和FPGA。他拥有圣何塞州立大学的电子工程学士学位 (BSEE)，并且是国家工程荣誉协会 (Tau Beta Pi) 终身会员和IEEE的高级会员。

Matt Duff是ADI公司的应用工程师，过去5年来，他从事仪表放大器和多种其它产品的应用工作。此前，他供职于National Instruments，从事仪器仪表和汽车电子产品的设计和项目管理。Matt拥有德州农工大学电子工程学士学位和乔治亚理工学院电子工程硕士学位。

**附录：BILL的计算公式**

计算AD8221在0.1 Hz至100 Hz带宽内的期望峰峰值噪声以揭示增益的影响（忽略电流噪声，因为电极阻抗很低）。

$$\text{noise} = \sqrt{\left(e_{n\_in}\right)^2 + \left(\frac{e_{n\_out}}{\text{Gain}}\right)^2} \times \sqrt{\text{Bandwidth}} \times \text{CrestFactor} = \sqrt{8^2 + \left(\frac{75}{14.9}\right)^2} \times \sqrt{100} \times 4 = 0.379 \mu\text{V p-p}$$

加上1/f噪声（使用增益=10，来自数据手册）：

$$\sqrt{0.379^2 + 0.5^2} = 0.73 \mu\text{V p-p}$$

计算AD8221BR的期望最小CMRR以揭示增益引起的提高。

（使用增益=1，来自数据手册）：

$$\text{CMRR} = 90 \text{ dB} + 20 \times \log(\text{gain}) = 90 \text{ dB} + 20 \times \log(14.8) = 113 \text{ dB}$$

计算AD8221的电极失调容差：

$$\left(\frac{\text{Supply Rail} - \text{Output Swing}}{\text{gain}}\right) = \left(\frac{15.5 \text{ V} - 1.6 \text{ V}}{14.8}\right) = 940 \text{ mV}$$

针对新仪表放大器设计（忽略电流噪声，因为阻抗很低）。

AD8622缓冲器的噪声：

$$e_n \times \sqrt{\text{Bandwidth}} \times \text{CrestFactor} = 11 \text{ nV} \times \sqrt{100} \times 4 = 0.44 \mu\text{V p-p}$$

加上1/f噪声：

$$\sqrt{0.44^2 + 0.2^2} = 0.48 \mu\text{V p-p}$$

1/2 Rg与Rf并联的噪声：

$$\sqrt{4kT \times \frac{1}{2} Rg} \left| Rf \right| \times \sqrt{\text{Bandwidth}} \times \text{CrestFactor} = \sqrt{4 \times 1.38^{-23} \times 300 \times 2k} \times \sqrt{100} \times 4 = 0.23 \mu\text{V p-p}$$

来自AD8278的噪声：

$$\frac{\text{Output Noise}}{\text{Gain}} \times \sqrt{\text{Bandwidth}} \times \text{CrestFactor} = \frac{50 \text{ nV}}{5} \times \sqrt{100} \times 4 = 0.4 \mu\text{V p-p}$$

加上1/f噪声：

$$\sqrt{0.4^2 + \left(\frac{1.4}{5}\right)^2} = 0.49 \mu\text{V p-p}$$

所有噪声源求和：

$$\text{en} = \sqrt{0.48^2 + 0.48^3 + 0.23^2 + 0.23^2 + 0.49^2} = 0.9 \mu\text{V p-p}$$

新仪表放大器设计的期望最小CMRR：

$$\text{CMRR of AD8278B} + 20 \times \log(\text{Buffer stage gain}) = 80 + 20 \times \log(10) = 100 \text{ dB}$$

新设计的电极失调容差（直流源连接到一个输入端，另一个输入端接地）。

$$\frac{\text{Supply rail} - \text{output swing}}{\text{gain}(\text{gain in this case is } 1 + (Rf / Rg))} = \frac{7.5 \text{ V} - 0.25 \text{ V}}{5.5} = 1.32 \text{ V}$$

**参考文献**

1. Pallás-Areny, Ramón and Webster, John G. "Common Mode Rejection Ratio in Differential Amplifiers" *IEEE Transactions On Instrumentation and Measurement*, Vol. 40, No 4, August 1991, pp 669-676.
2. [Analog Devices, Linear Circuit Design Handbook. p 2.9.](#)
3. D. Rod White "Phase Compensation of the Three Op Amp Instrumentation Amplifier" *IEEE Transactions on Instrumentation and Measurement*, Vol. IM-36, September 1987.
4. [Holt, Harry "Op Amps: To Dual or Not to Dual \(Part 1\)" EE Times.](#)
5. [Holt, Harry "Op Amps: To Dual or Not to Dual \(Part 2\)" EE Times.](#)