

Rob Reeder
系统应用工程师
ADI公司

高速模数转换器精度透视 (第二部分)

in 分享至LinkedIn

✉ 电子邮件

在第一部分中，我们讨论了一般静态模数转换器的不精确性误差和涉及带宽的ADC不精确性误差。希望这些内容有助于加深读者对ADC误差以及这些误差如何影响信号链的理解。基于此，要记住的是，并非所有组件都是一样的——有源和无源器件均是如此，因此，无论系统最终选择了什么器件，模拟信号链中都会存在误差。

本文将描述精度、分辨率和动态范围之间的差异。本文还将揭示信号链内部的不精确性是如何累积并导致误差的。定义新设计的系统参数时，这些内容对于理解如何正确指定或选择一个ADC有着重要作用。

精度、分辨率与动态范围

许多转换器用户似乎在互换使用精度和分辨率这两个术语，但这种做法是错误的。精度和分辨率这两个术语并不相等，但是具有相关性，所以，不应互换使用。可以把精度和分辨率视为堂兄妹，但不是双胞胎。

精度就是误差，或者说测量值偏离真值的幅度。精度误差可以称为灵敏度错误。分辨率就是测得值的表示或显示精细度。即使系统的分辨率为12位，也并不意味着它能测量精度为12位的值。

例如，假设一块万用表可以用6位数来表示测量值。则该万用表的分辨率为6位，但是，如果最后一位或两位数似乎在测量值之间摆动，则分辨率会受到影响，测量精度同样会受到影响。

系统或信号链里的误差会一直累积，使原始测量值失真。因此，了解系统的动态范围也很关键，以便衡量要设计的信号链的精度和分辨率。

我们再以万用表为例。如果表示位数为6，则其动态范围应为120 dB (或 6×20 dB/十倍频程)。但要注意的是，最后两位仍在摆动。因此，真实动态范围只有80 dB。这就是说，如果设计人员要测量1 μ V (或0.000001 V) 的电压，则该测量值的误差可能高达100 μ V，因为实际器件的精度仅为100 μ V (或0.0001 V或0.0001XX V，其中，XX表示在摆动的最后两位)。

实际上，描述任何系统的整体精度的方法有两种：直流和交流。直流精度表示整个给定信号链中展现出来的“偏离”累积误差，这种方法有时称为“最差条件”分析。交流精度表示整个信号链中累积的噪声误差项，这项指标决定着系统的信噪比(SNR)。然后把这些误差累加起来，结果会使SNR下降，并产生整个设计更真实的有效位数(ENOB)。实际上，取得这两个参数可以告诉用户，在静态和动态信号下，系统有多精确。

低频SNR、ENOB、有效分辨率和无噪声代码分辨率之间的关系

记住，ADC可以“接受”多种信号(通常分为直流或交流)，并以数字方式对信号进行量化。了解ADC在系统中的误差意味着，设计人员必须了解要采样的信号的类型。因此，信号类型取决于如何定义转换器误差对整个系统的贡献。这些转换器误差一般以两种方式定义：无噪声代码分辨率(表示直流类信号)和“信噪比等式”(表示交流类信号)。

由于电阻噪声和“ kT/C ”噪声，所有有源器件(如ADC内部电路)都会产生一定量的均方根(RMS)噪声。即使是直流输入信号，此噪声也存在，它是转换器传递函数中代码跃迁噪声存在的原因。其更常用的说法为折合到输入端噪声。折合到输入端噪声通常用将直流输入施加到转换器时的若干输出样本的直方图来表征。大多数高速或高分辨率ADC的输出为一系列以直流输入标称值为中心的代码。为了测量其值，ADC的输入端接地或连

接到一个深度去耦的电压源, 然后采集大量输出样本并将其表示为直方图(有时也称为“接地输入”直方图)-见图1。由于噪声大致呈高斯分布, 因此可以计算直方图的标准差 σ , 它对应于有效输入均方根噪声, 表示为LSB rms。

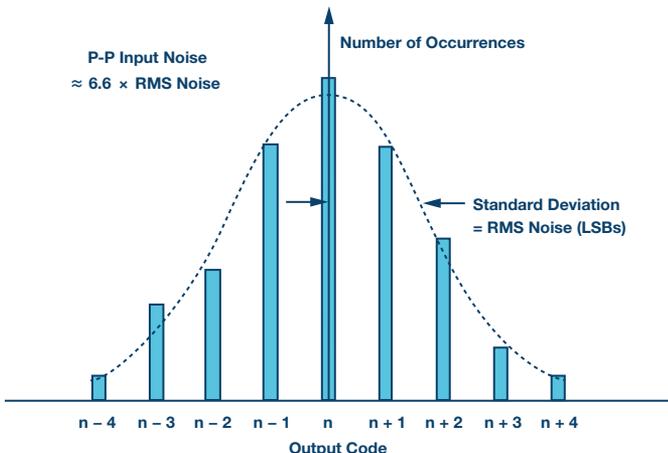


图1. 转换器折合到输入端噪声或ADC“接地输入”直方图。

虽然ADC固有的差分非线性(DNL)可能会导致其噪声分布与理想的高斯分布有细微的偏差, 但它至少大致呈高斯分布。如果代码分布具有较大且独特的峰值和谷值, 则表明存在PC板布局欠佳、接地不良、电源去耦不当等问题。

典型情况下, 折合到输入端噪声可以表示为均方根量, 单位通常是LSB rms。涉及这类量的规格通常与高分辨率精密型转换器相关, 原因在于较低的采样速率和/或其采集的直流类或低速信号。设计用于精度测量的 Σ - Δ ADC, 其分辨率在16至24位之间, 其数据手册一般会列出折合到输入端噪声、有效分辨率、无噪声代码分辨率等规格, 用以描述其直流动态范围。

另一方面, 面向音频应用的较高频率的 Σ - Δ ADC一般都用总谐波失真(THD)和总谐波失真加噪声(THD + N)来描述。

逐次逼近型(SAR)转换器涵盖了广泛的采样速率、分辨率和应用。它们通常有折合到输入端噪声, 但对于交流输入信号, 则还有SNR、ENOB、SFDR和THD等规格。

虽然采样频率为数百MHz或以上的高速转换器(如流水线式转换器)通常以SNR、SINAD、SFDR、ENOB等交流规格来描述, 但它们也能采集直流类信号或低速信号。因此, 了解如何从数据手册上列出的交流规格推算出高速转换器的低频性能是非常有用的。

侧边栏讨论: SNR等式

理想转换器对信号进行数字化时, 最大误差为 $\pm\frac{1}{2}$ LSB, 如一个理想N位ADC的传递函数所示。对于任何横跨数个LSB的交流信号, 其量化误差可以通过一个峰峰值幅度为q(一个LSB的权重)的非相关锯齿波形来近似计算。对该近似法还可以从另一个角度来看待, 即实际量化误差发生在 $\pm\frac{1}{2}$ q范围内任意一点的概率相等。

图2更详细地显示了量化误差与时间的关系。一个简单的锯齿波形就能提供足够准确的分析模型。锯齿误差的计算公式如下:

$$e(t) = st, -q/2s < t < +q/2s \quad (1)$$

$e(t)$ 的均方值可以表示为:

$$\overline{e^2(t)} = \frac{s}{q} \int_{-q/2s}^{+q/2s} (st)^2 dt \quad (2)$$

进行简单的积分和简化可得:

$$\overline{e^2(t)} = \frac{q^2}{12} \quad (3)$$

因此, 均方根量化误差为:

$$\text{均方根量化噪声} = \sqrt{\overline{e^2(t)}} = \frac{q}{\sqrt{12}} \quad (4)$$

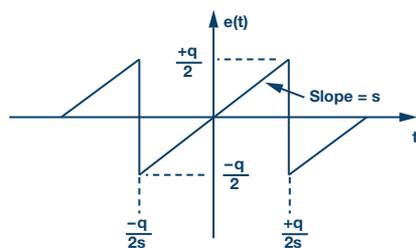


图2. 量化噪声与时间的关系。

锯齿误差波形产生的谐波远远超过奈奎斯特带宽或直至 $F_s/2$, 其中, F_s = 转换器采样速率。然而, 所有这些谐波都会折回(混叠)到奈奎斯特带宽并相加, 产生等于 $q/\sqrt{12}$ 的均方根噪声。

量化噪声大致呈高斯分布, 均匀分布于目标奈奎斯特带宽上, 其范围通常为直流至 $F_s/2$ 。这里假设量化噪声与输入信号不相关。理论信噪比现在可以通过一个满量程输入正弦波来计算:

$$\text{满量程输入正弦波} = v(t) = \frac{q2^N}{2} \sin(2\pi ft) \quad (5)$$

因此, 输入信号的均方根值为:

$$\text{满量程输入的均方根值} = \frac{q2^N}{2\sqrt{2}} \quad (6)$$

因此, 理想N位转换器的均方根信噪比为:

$$SNR = 20 \log_{10} \frac{\text{满量程输入的均方根值}}{\text{量化噪声的均方根值}} \quad (7)$$

$$SNR = 20 \log_{10} \left[\frac{q2^N / 2\sqrt{2}}{q / \sqrt{12}} \right] = 20 \log_{10} 2^N + 20 \log_{10} \sqrt{\frac{3}{2}} \quad (8)$$

$$SNR = 6.02N + 1.76 \text{ dB}, \text{ 分布于目标奈奎斯特带宽。} \quad (9)$$

要理解低速、直流类信号与高速交流类信号规格量之间的关系，确实需要一些数学知识。所以，请打开大学里用的数学家书，翻到后面的标识表。接下来，我们来看看如何理解低频输入SNR、ENOB、有效分辨率和无噪声代码分辨率之间的关系。

假设FSR = ADC满量程，n = 折合到输入端噪声，则(均方根)有效分辨率定义如下：

$$\begin{aligned} \text{有效分辨率} &= \log_2\left(\frac{FSR}{n}\right) = 3.32 \times \\ &\log_{10}\left(\frac{FSR}{n}\right) \text{ bits} \end{aligned} \quad (10)$$

请注意：

$$\log_2(x) = \log_{10}(x) \div \log(2) = \log_{10}(x) \div 0.301 = 3.32 \times \log_{10}(x)$$

因此，

$$\begin{aligned} \text{无噪声代码分辨率} &= \log_2\left(\frac{FSR}{6.6n}\right) \\ &= 3.32 \times \log_{10}\left(\frac{FSR}{6.6n}\right) \text{ bits} \end{aligned} \quad (11)$$

或，

$$\text{无噪声代码分辨率} = \text{有效分辨率} - 2.72 \text{ 位} \quad (12)$$

对于交流分析，则要使用满量程正弦波输入。另见上面的侧边栏讨论，其中：

$$SNR = 20 \log_{10}\left(\frac{FSR / 2\sqrt{2}}{n}\right) \text{ dB} \quad (13)$$

因此，

$$\begin{aligned} ENOB &= \frac{SNR - 1.7 \text{ dB}}{6.02} = \frac{SNR}{6.02} - 0.292 = \frac{20}{6.02} \log_{10} \\ &\frac{FSR}{2\sqrt{2}n} - 0.292 = 3.32 \times \log_{10}\left(\frac{FSR}{2\sqrt{2}n}\right) - 0.292 \end{aligned} \quad (14)$$

重新排列后，得到

$$\begin{aligned} ENOB &= 3.32 \times \log_{10}\left(\frac{FSR}{n}\right) - 3.32 \times \log_{10}(2\sqrt{2}) - \\ &0.292 = 3.32 \times \log_{10}\left(\frac{FSR}{n}\right) - 1.8 \text{ bits} \end{aligned} \quad (15)$$

结果得到下式：

$$\begin{aligned} ENOB &= \text{有效分辨率} - 1.5 - 0.292 = \\ &\text{有效分辨率} - 1.8 \text{ 位} \end{aligned} \quad (16)$$

因此，代入等式16，就可推算出ENOB、交流类信号和直流类(低速)信号之间的关系。或，

$$\begin{aligned} ENOB &= \text{无噪声代码分辨率} + 2.72 - 1.8 \text{ 位} \\ &= \text{无噪声代码分辨率} + 0.92 \end{aligned} \quad (17)$$

为了验证这一点，我们来计算一个理想的N位ADC的ENOB。

其中，满量程范围(FSR)为 $= 2^N$ ，且折合到输入端噪声为 $n = 1/\sqrt{12} = 0.289$ 。

代入这些值，

$$\begin{aligned} ENOB &= 3.32 \times \log_{10}\left(\frac{FSR}{n}\right) - 1.8 \text{ bits} = 3.32 \times \\ &\log_{10}\left(\frac{2^N}{0.289}\right) - 1.8 = 3.32 \times N \times \log_{10}(2) - \\ &3.32 \log_{10}(0.289) - 1.8 = N + 1.8 - 1.8 = N \end{aligned} \quad (18)$$

或，

$$ENOB = N$$

总之，对于直流低速信号，系统ENOB约比转换器的无噪声代码分辨率大1位(确切为0.92位)，比转换器的有效分辨率小2位。

然而，随着信号速率的加快，或者对于涉及带宽的交流类信号，转换器的SNR和ENOB会变得与频率有关，并且在高频输入下会下降。

信号链中的转换器不精确性

以上我们了解了转换器误差，接下来，我们将讨论信号链中的剩余部分，以在系统层面了解这些概念。图3所示为一个简单的数据采集信号链示例。图中，一个传感器连传感器的交流信号先是推过两级预调理放大器，然后，到达要采样的ADC输入端。此处的目的是设计这样一个系统，使其可以精确地表示传感器信号，精度保持在传感器原始值的±0.1%之内。嗯，似乎颇具挑战性？

为了设计出这样的系统，有必要思考有哪些类型的误差可能会影响传感器的原始信号，还要想想它们来自信号链的哪个部分。设想一下，在最终对信号采样时，转换器最后会看到什么。

假设在此例中，ADC的满量程输入为10 V，分辨率为12位。如果转换器是理想的转换器，则可确定其动态范围或SNR为74 dB。

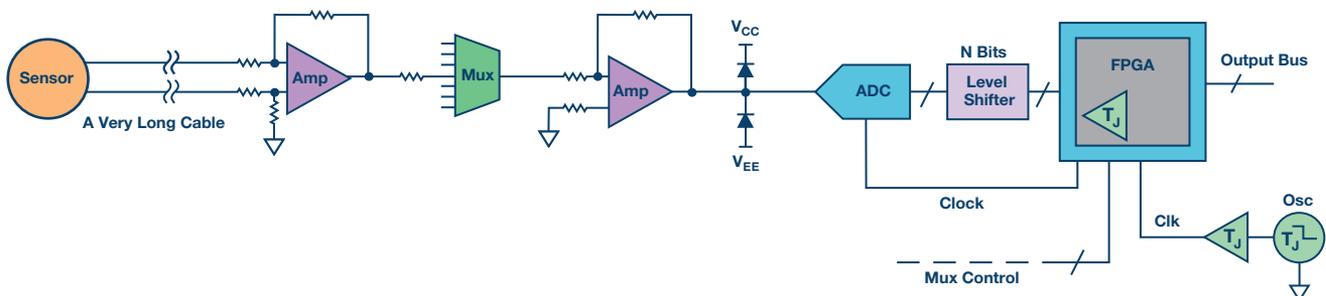


图3.简单的数据采集信号链。

$$SNR = 6.02(12) + 1.76 = 74 \text{ dB} \quad (19)$$

然而，数据手册规格只会显示，转换器的SNR为60 dB或9.67 ENOB。

$$ENOB = (SNR - 1.76)/6.02 = (60 - 1.76)/6.02 = 9.67 \text{ 位} \quad (20)$$

请注意SNR和ENOB的计算方法：在用数据手册中的SNR数据计算ENOB时，设计人员必须明白的是，该数据可能包括，也可能不包括谐波。如果确实包括失真，则可使用SINAD，后者定义为SNR与失真之和，有时称为THD(总谐波失真)。

因此，LSB大小可以定义为 12.2 mV p-p 或 $VFS/2^N = 10/2^{9.67}$ 。这样可以大幅减少数据输出端可能发生的表征的数量。记住，最后的LSB/位因ADC中存在噪声而摆动！

$$2^{9.67} = 817 \text{ 步} \quad (21)$$

同时意味着，转换器的精度为 $\pm 6.12 \text{ mV}$ 或 0.0612% 。

$$(12.2 \text{ mV}/10 \text{ V}) \times 100 = 0.122\% \text{ or } \pm 0.0612\% \quad (22)$$

另外，这意味着，如果将 1.00000 V 的输入施加到转换器上，则输出可能在 0.99388 V 和 1.00612 V 之间。

因此，ENOB为9.67位的12位转换器测量信号的精度只能达 0.1% 。转换器的动态范围约为 60 dB 而非 74 dB (理想的12位ADC)。

$$0.06\% = 0.0006 = 60 \text{ dB} \quad (23)$$

此值可以直观地表示为下面的图4。

0.0006

图4. 记住， $20 \text{ dB}/十倍频程$ ，或 $3 \times 20 = 60 \text{ dB}$ 。

表1列出了一些简单的等值换算，供确定目标系统性能时参考。

表1: 精度等值

精度(%)	误差(mV)	动态范围(dB)
10	100 (0.1 V)	20
1	10 (0.01 V)	40
0.1	1 (0.001 V)	60
0.01	0.1 (0.0001 V)	80

注：假设基准电压为 1 V 。

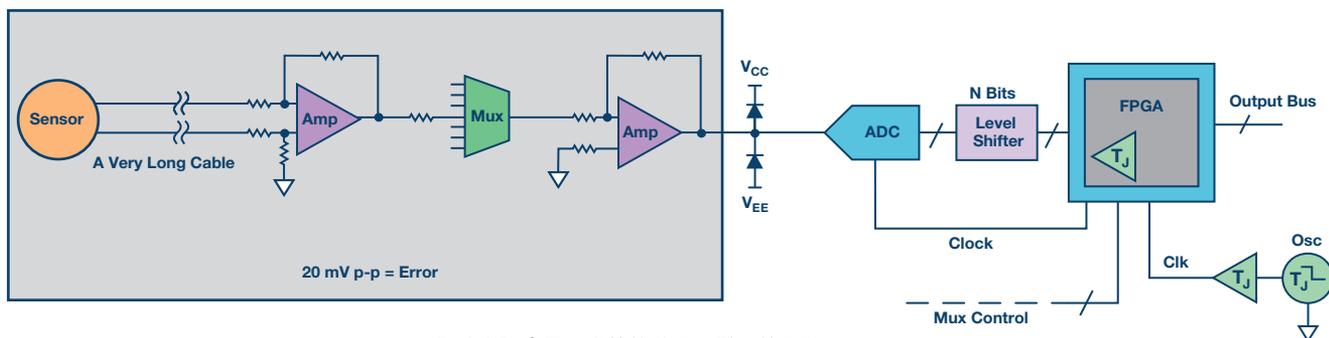


图5. 前端噪声已定义的简单数据采集信号链。

其他系统不精确性

要注意上面的信号链示例中建议的全部前端组件。正因为转换器精度达到或超过系统定义的系统精度规格，所以，还有更多的不精确性要理解——即前端、电源、任何其他外部影响或环境。

如上图3所示，这种信号链的设计可能非常复杂，超过了本文讨论的范围。但可以对与这种信号链相关的不精确性/误差进行简单总结，如表2所示。

表2: 图3所示信号链的累积误差

器件	器件误差	电路误差
放大器1	失调电压(mV)	电阻容差(%)
	失调电压漂移(mV/°C)	电阻漂移(ppm/°C)
	输入失调电流(nA)	电阻寿命(%/1000小时)
	输入失调电流漂移(nA/°C)	R_f/R_i 增益误差
	输入偏置电流(nA)	
	PSRR (dB)	
多路复用器	CMRR (dB)	
	电压噪声 (nV/√Hz)	
	电流噪声 (pA/√Hz)	
	导通电阻 (Ω)	
	隔离 (dB)	
	PSRR (dB)	
放大器2	CMRR (dB)	
	失调电压(mV)	电阻容差(%)
	失调电压漂移(mV/°C)	电阻漂移(ppm/°C)
	输入失调电流(nA)	电阻寿命(%/1000小时)
	输入失调电流漂移(nA/°C)	R_f/R_i 增益误差
	输入偏置电流(nA)	
模数转换器	PSRR (dB)	
	CMRR (dB)	
	电压噪声(nV/√Hz)	
	电流噪声(pA/√Hz)	
	线性度(LSB)	振荡器抖动(ps)
	失调误差(LSB)	栅极1抖动(ps)
失调误差漂移(ppm/°C)	栅极2抖动(ps)	
增益误差(%FS)		
增益误差漂移(ppm/°C)		
PSRR (dB)		

在任何信号链里都存在许多误差，更不用说电缆和其他外部影响，这些因素也可能在很大程度上决定着这种系统的设计。无论累积误差怎样，最终都会与信号一起在转换器端被采样——假设误差不会大到能屏蔽被采样信号的程度！

在用转换器进行设计时，要记住，对于系统精度的定义，等式包括两个部分。一是上面描述的转换器本身，二是用来在转换器之前调理信号的所有组件。记住，每丢失1位，动态范围就会减少6 dB。推论就是，每获得1位，系统灵敏度就会增长2倍。因此，前端要求的精度规格要远远高于用于对信号采样的转换器精度。

为了展示这一点，我们采用与图3所示相同的前端设计。假设，前端本身的不精确性为20 mV p-p，即是图5所示累积噪声。系统精度仍然定义为0.1%。同样的12位转换器，其精度能否达到定义的系统规格要求？答案是不能，原因如下。

以下是其计算方法，其中所用ADC的SNR = 60 dB。

$$\begin{aligned} SNR &= 20 \times \log(VFS/\sqrt{(ADC误差^2 + 前端误差^2)}) \\ &= 20 \times \log(10/(\sqrt{(12.2 m^2 + 20 m^2)})) = 52.6 \text{ dB} \end{aligned} \quad (24)$$

注意，20 mV的噪声可使系统灵敏度下降1位或6 dB，使系统性能从要求的60 dB降至54 dB。为了解决这个问题，可能应该选择一种新型转换器，以便维持60 dB或0.1%的系统精度。我们选择一款ADC，其SNR/动态范围为70 dB，或者，其ENOB为11.34位，看看是否有用。

$$\begin{aligned} SNR &= 20 \times \log(VFS/\sqrt{(ADC误差^2 + 前端误差^2)}) \\ &= 20 \times \log(10/(\sqrt{(3.9 m^2 + 20 m^2)})) = 54 \text{ dB} \end{aligned} \quad (25)$$

看起来性能并无多大变化。为什么？因为前端的噪声太大，无法实现0.1%的精度，虽然转换器的性能本身要远远好于规格要求。需要改变前端设计，以便实现需要的性能。这种情况如下面的图6所示。知道最后一个配置示例为什么不起作用吗？设计人员并不能简单地选择一款更好的ADC来提高系统的整体性能。

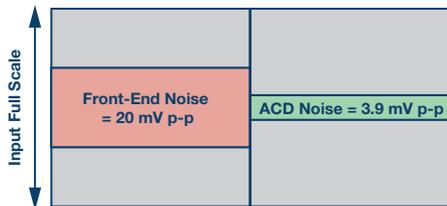


图6. 前端噪声与12位70 dB ADC噪声比较。

加总情况

前面选择的10 V满量程、12位ADC的动态范围为60 dB，可实现0.1%的精度。这意味着，总累积误差需要小于10 mV或10 V/(10⁶⁰/20)，才能达到0.1%的精度要求。因此，必须更换前端组件，以把前端误差降至9 mV p-p，如图7所示，所用转换器的SNR为70 dB。

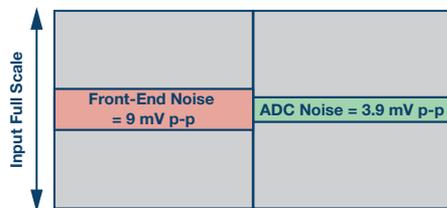


图7. 低前端噪声与12位70 dB ADC噪声比较。

如果要使用14位、74 dB ADC，如图8所示，则对前端的要求甚至可以进一步放宽。但这种折衷可能会导致成本增加。这些折衷要根据具体的设计和应用进行评估。举例来说，更值得的做法可能是加大对容差更小、漂移更低的电阻的投入，而不是投资采购性能更强的ADC。

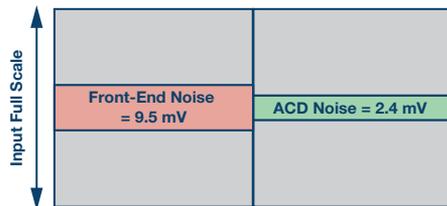


图8. 前端噪声与14位74 dB ADC噪声比较。

分析总结

前文简要介绍了精度误差、分辨率和动态范围之间的关系，这些指标为针对具体应用选择转换器提供了不同的参考，这些应用则要求达到一定的测量精度。了解所有组件误差以及这些误差对信号链的影响至关重要。注意，并非所有组件均生而平等！创建囊括所有这些误差的电子表是插入不同信号链组件的简便方法，可更快进行评估并决定组件的权衡取舍，如表2所示。在不同组件的成本之间进行权衡时，尤其如此。另外，有关如何生成这种电子表格的讨论将在本系列第三部分进行。最后，请记住，单纯增加信号链中转换器的性能或分辨率无法提升测量精度。如果依旧存在同样数量的前端噪声，精度将不会得到改善。只会让这些噪声或不精确性测量达到更精细的程度，并最终可能让设计人员的老板付出更多的成本。

参考文献

AN010: Measurement Dynamic Range for Signal Analyzers (信号分析仪的动态范围测量)。LDS Dactron, 2003。

Bennett, W.R. “Noise in PCM Systems.” (PCM系统内噪声)Bell Labs Record, 第26卷, 1948, 第495–499页。

Bennett, W.R. “Spectra of Quantized Signals.” (量化信号频谱)Bell System Technical Journal, 第27卷, 1948, 第446–471页。

Brannon, Brad. AN-410应用笔记, *Overcoming Converter Nonlinearities with Dither* (通过扰动消除转换器非线性)。ADI公司, 1995。

Gyorki, John R. *Signal Conditioning and PC-Based Data Acquisition Handbook* (信号调理与PC数据采集手册), 第三版。

Kester, Walt. *High Speed Design Seminar Series* (高速设计研讨会系列)。ADI公司, 1990。

Kester, Walt. *The Data Conversion Handbook* (数据转换手册)。ADI公司, 2004。

整体精度 = ENOB (有效位数)。Data Translation, www.datatranslation.com

Ruscak, Steve和Larry Singer. “Using Histogram Techniques to Measure A/D Converter Noise.” (利用直方图技术测量模数转换器噪声)模拟对话, 第29卷第2期, 1995。

“System Error Budgets, Accuracy, Resolution.” (系统误差预算、精度、分辨率)Dataforth, 2005。

Titus, John, “Resolution and Accuracy:Cousins, Not Twins.” (分辨率和精度: 相似, 并不相同)Design News, 2003。

作者简介

Rob Reeder是北卡罗来纳州格林斯博罗ADI公司航空航天与防务部的一名系统应用工程师, 负责防务和航空航天应用。他发表了大量有关各种应用的转换器接口、转换器测试和模拟信号链设计的论文。Rob曾在高速转换器产品线上担任应用工程师8年之久。在此之前, Rob还从事过测试开发和模拟设计工作(效力于ADI多芯片产品集团), 拥有5年的太空、防务和高度可靠的应用模拟信号链模块设计经验。Rob于1996年和1998年分别获得北伊利诺斯州大学(伊利诺斯迪卡尔布市)的电子工程学士(BSEE)学位和电子工程硕士(MSEE)学位。Rob晚上不写论文或在实验室研究电路时, 他喜欢在健身房活动、合成电子音乐、用旧木板制作家具; 最重要的是和他的两个孩子一起放松自己。

在线支持社区



中文技术论坛

访问ADI在线支持社区, 与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答, 或参与讨论。

ezchina.analog.com

全球总部
One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部
上海市浦东新区张江高科技园区
祖冲之路2290号展想广场5楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司
深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心
4205-4210室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司
北京市海淀区
上地东路5-2号
京蒙高科大厦5层
邮编: 100085
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司
湖北省武汉市东湖高新区
珞瑜路889号光谷国际广场
写字楼B座2403-2405室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

©2016 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. TA14349sc-0-8/16

analog.com/cn

超越一切可能™